

45945



PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of: :  
: :  
Min-Goo Kim et al. : Group Art Unit:  
: :  
Serial No.: 10/691,644 : Examiner:  
: :  
Filed: October 24, 2003 : :  
: :  
For: APPARATUS AND METHOD FOR :  
CONTROLLING HARQ IN A MOBILE :  
COMMUNICATION SYSTEM :

TRANSMITTAL OF PRIORITY DOCUMENT

COMMISSIONER FOR PATENTS  
P. O. Box 1450  
Alexandria, VA 22313-1450

Sir:

In order to perfect the claim for priority under 35 U.S.C. §119(a), the Applicants herewith submit a certified copy of Korean Patent Application No. 65355/2002, as filed on October 24, 2002. Should anything further be required, the Office is asked to contact the undersigned attorney at the local telephone number listed below.

Respectfully submitted,

Peter L. Kendall  
Attorney of Record  
Reg. No.: 46,246

Roylance, Abrams, Berdo & Goodman, L.L.P.  
1300 19<sup>th</sup> Street, N.W., Suite 600  
Washington, D.C. 20036-2680  
(202) 659-9076

Dated: December 4, 2003



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0065355  
Application Number

출원 년 월 일 : 2002년 10월 24일  
Date of Application OCT 24, 2002

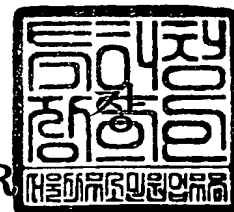
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 11 월 01 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0006
【제출일자】	2002. 10. 24
【국제특허분류】	H04M
【발명의 명칭】	이동통신 시스템에서 복합 재전송 제어 장치 및 방법
【발명의 영문명칭】	CONTROLLING APPARATUS AND METHOD OF HYBRID AUTO REPEAT REQUEST IN MOBILE COMMUNICATION SYSTEM
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이건주
【대리인코드】	9-1998-000339-8
【포괄위임등록번호】	1999-006038-0
【발명자】	
【성명의 국문표기】	김민구
【성명의 영문표기】	KIM, Min Goo
【주민등록번호】	640820-1067025
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 968 신나무실 신명아파트 633-1502
【국적】	KR
【발명자】	
【성명의 국문표기】	하상혁
【성명의 영문표기】	HA, Sang Hyuck
【주민등록번호】	730219-1167429
【우편번호】	441-390
【주소】	경기도 수원시 권선구 권선동 1314번지 주공1단지아파트 121동 1003 호
【국적】	KR

**【발명자】****【성명의 국문표기】** 허진우**【성명의 영문표기】** HE0, Jin Woo**【주민등록번호】** 700126-1162819**【우편번호】** 463-030**【주소】** 경기도 성남시 분당구 분당동 147-2호 201**【국적】** KR**【취지】** 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인  
이건주 (인)**【수수료】****【기본출원료】** 20 면 29,000 원**【가산출원료】** 57 면 57,000 원**【우선권주장료】** 0 건 0 원**【심사청구료】** 0 항 0 원**【합계】** 86,000 원

**【요약서】****【요약】**

가. 청구범위에 기재된 발명이 속한 기술분야

복합 재전송을 수행하는 이동통신 시스템에서 복합 재전송 제어기 장치 및 그 제어 방법에 관한 발명이다.

나. 발명이 해결하고자 하는 기술적 과제

본 발명에서는 복합 재전송 제어 장치에서 CPU의 부하를 줄이고, 이를 통해 단말에서 소비 전력이며, 최대 구동클럭으로 인한 CPU의 부하를 줄일 수 있는 장치 및 방법을 제공한다. 또한 복합 재전송 제어 장치에서 데이터 처리 시간을 줄이며, N 채널 복합 재전송을 지원하는 경우 채널의 수에 구애받지 않는 간단한 제어 장치 및 그 제어 방법을 제공한다.

다. 발명의 해결방법의 요지

상기한 목적들을 달성하기 위한 본 발명의 장치는 패킷 데이터 제어 채널을 통해 제어 메시지를 송신하고 패킷 데이터 채널을 통해 사용자 데이터를 전송하는 이동통신 시스템에서 상기 패킷 데이터 제어 채널의 신호를 수신하여 복호하고, 상기 패킷 데이터 채널의 신호를 수신하여 복조 및 복호하는 물리계층과, 상기 패킷 데이터 제어 채널의 신호의 복호 결과에 따라 상기 패킷 데이터 채널로 수신되는 사용자 데이터의 복조 및 복호를 제어하여 상위 계층으로 전달하는 복합 재전송 제어기를 구비하는 시스템의 상기 복합 재전송 제어기로서, 상기 물리계층으로부터 수신되는 상기 패킷 데이터 제어 채널의 신호의 수신을 대기하며 파라미터들을 초기화하는 초기 상태와 상기 패킷 데이터 제어 채널의 신호를 복호하는 복호 상태와 복호 결과를 계산하는 제어 상태와 상기 패킷 데이터 채널의 복조 상태와 상기 복조된 데이터를 복호하

는 복호 상태 및 복호 결과를 송신하는 응답 상태의 상태 천이를 제어하는 복합 재전송 상태부와, 상기 복합 재전송 상태부로부터 수신되는 상태에 따라 패킷 데이터 제어 채널의 복조와 패킷 데이터 채널의 복조 및 복호를 제어하는 상태 기능부를 포함한다.

라. 발명의 중요한 용도

복합 재전송 방식을 사용하는 이동통신 시스템에서 사용한다.

**【대표도】**

도 5

**【색인어】**

복합 재전송(HARQ), 상태 천이, 고속 복합 재전송 제어

**【명세서】****【발명의 명칭】**

이동통신 시스템에서 복합 재전송 제어 장치 및 방법{CONTROLLING APPARATUS AND METHOD OF HYBRID AUTO REPEAT REQUEST IN MOBILE COMMUNICATION SYSTEM}

**【도면의 간단한 설명】**

도 1은 종래방식에 따라 ARQ 처리를 위한 상위 계층과 물리계층간 관계의 블록도,

도 2는 개선된 구조의 Fast (Physical) HARQ 처리를 위한 상위계층과 물리계층과의 관계도,

도 3은 이동통신 시스템에서 복합 재전송 시 ACK/NAK delay가 1 슬롯(slot)인 경우 기지국과 단말간의 타이밍도,

도 4는 이동통신 시스템에서 복합 재전송 시 ACK/NAK delay가 2 슬롯(slot)인 경우의 기지국과 단말간의 타이밍도,

도 5는 본 발명에 따른 복합 재전송 제어기를 중심으로 한 주변 블록들간의 인터페이스를 도시한 도면,

도 6은 본 발명의 바람직한 실시 예에 따라 복합 재전송 제어기의 내부 구성 중 복합 재전송 상태부와 상태 기능부간의 연결 구성도,

도 7은 본 발명의 바람직한 실시 예에 따른 복합 재전송 제어기의 상태 천이도,

도 8은 ACK/NAK DELAY가 1 슬롯인 경우 제1 및 제2복합 재전송 상태부의 동작 타이밍도,

도 9는 ACK/NAK DELAY가 2 슬롯인 경우 제1 및 제2복합 재전송 상태부의 동작 타이밍도,

도 10은 ACK/NAK DELAY가 1 슬롯인 경우 본 발명에 따른 제1 및 제2복합 재전송 상태부의 활성화 제어 타이밍도,

도 11은 ACK/NAK DELAY가 2 슬롯인 경우 본 발명에 따른 제1 및 제2복합 재전송 상태부의 활성화 제어 타이밍도,

도 12는 본 발명의 실시 예에 따라 ACK/NAK DELAY가 1 슬롯인 경우 제1복합 재전송 상태부의 상태 천이 타이밍도,

도 13은 본 발명의 실시 예에 따라 ACK/NAK DELAY가 2 슬롯인 경우 제1복합 재전송 상태부 및 제2복합 재전송 상태부의 상태 천이 타이밍도,

도 14는 본 발명의 바람직한 실시 예에 따라 복합 재전송 제어기와 주변 장치간 제어 흐름을 도시한 도면,

도 15는 본 발명의 바람직한 실시 예에 따른 복합 재전송 제어기가 데이터 수신 시의 각 상태에 따른 제어 흐름도.

#### 【발명의 상세한 설명】

#### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<16> 본 발명은 고속 데이터 전송을 수행하는 시스템에서 재전송 제어 장치 및 방법에 관한 것으로, 특히 고속 데이터 전송을 수행하는 시스템에서 복합 재전송(Hybrid Automatic Repeat Request: HARQ 이하 "복합 재전송"이라 함) 제어 장치 및 방법에 관한 것이다.



- <17> 통상적으로 이동통신 시스템은 사용자들에게 이동하면서 원활한 통화를 제공하기 위해 개발되었다. 이동통신 시스템이 발전하면서 보다 많은 데이터를 사용자들에게 전달할 수 있는 방법의 연구가 계속 이루어지고 있다. 또한 이동통신 시스템은 이미 아날로그 방식에서 디지털 방식으로의 전환이 이루어진 상태에 있다. 따라서 디지털 방식을 사용함으로 사용자들에게 많은 데이터를 빠르게 전달할 수 있게 되었다.
- <18> 일반적으로 디지털 이동통신 시스템에서와 같이 채널상태의 변화가 심하고 다른 종류의 서비스 트래픽 채널이 공존하는 특징을 가지는 채널에서는 고속 데이터 전송을 필요로 하는 경우에 전송효율 즉, 전송처리율(transmission throughput : 이하 "처리율"이라 함)을 증가시키기 위해 복합 재전송 방식을 사용한다. 특히 고속 데이터 전송 서비스 상용화가 최근 가시화되면서 기존의 고정 부호율 오류정정부호를 사용하는 복합 재전송 방식에서 가변 부호율 오류정정 부호를 사용하는 복합 재전송 방식을 효율적으로 시스템에 적용하는 기술에 관한 분석과 연구가 활발히 진행 중이다. 이와 더불어 이러한 채널에서 고속전송의 채널구조를 위해 변조방식으로 일반적인 BPSK(Binary Phase Shift Keying) 이나 혹은 QPSK(Quadrature Phase Shift Keying) 이외에 8-PSK(8-ary phase shift keying), 16-QAM(16-ary Quadrature Amplitude Modulation) 등의 고차 변조방식 (High level modulation)을 사용하는 방식도 함께 고려되고 있다.
- <19> 현재 3GPP2 동기방식인 CDMA의 새로운 전송 규격인 CDMA20001x EV-DV 시스템은 준 보완 터보 부호 (Quasi-Complementary Turbo Codes: QCTC)를 사용하는 부호기 방식을 표준규격으로 채택하였다. 상기 준 보완 터보 부호는 고속 데이터의 복합 재전송 방식을 위한 부호기 방식으로 가변 부호율을 제공하고, 복합 재전송에 따른 연성결합 성능향상을 보장하는 특징을 가진다. 상기한 1x EV-DV 시스템의 구조를 살펴보면 1x EV-DV 시스템에서의 패킷 데이터 송수

신은 물리계층(physical layer)의 HARQ(Hybrid Automatic Repeat reQuest) 혹은 Fast Hybrid ARQ동작에 의해 수행된다. 이를 도 1 및 도 2를 참조하여 더 상세히 설명한다.

<20>        도 1은 종래방식에 따라 ARQ 처리를 위한 상위 계층과 물리계층간 관계의 블록도이다. 상기 도 1을 참조하면, 물리계층(Physical layer)(110)은 무선 채널을 통해 전송되어 온 데이터를 복조하여 복조된 프레임 데이터(Decoded frame)로 만든다. 그리고 물리계층(110)은 상기 복조된 프레임 데이터를 상위 계층인 맥 계층(MAC Layer)(120)으로 전달한다. 상기 맥 계층(120)은 물리계층(110)으로부터 수신된 복조된 프레임 데이터로부터 MuxPDU(protocol data unit)의 오류 여부를 검사한다. 그리고 맥 계층(120)은 오류가 발생한 경우 오류가 발생한 데이터를 재전송하며, 오류가 발생하지 않은 경우 새로운 프레임을 전송한다. 그런데 이러한 처리가 맥 계층(120)에서 이루어지는 경우 물리계층에서 복호된 데이터가 상위계층으로 전달되어 처리되어야 하므로 ARQ에 대한 처리 속도가 저하되는 문제가 있다. 또한 고속의 데이터 처리를 수행해야 하므로 맥 계층(120)의 부하가 증가되는 문제가 있다. 따라서 도 2와 같이 물리계층에서 ARQ 동작의 일부를 처리하기 위한 구조가 제안되고 있다.

<21>        도 2는 개선된 구조의 Fast (Physical) HARQ 처리를 위한 상위계층과 물리계층과의 관계도이다. 그러면 이하에서 도 2를 참조하여 개선된 구조의 Fast HARQ 처리를 위한 물리계층과 상위계층의 관계를 설명한다.

<22>        상기 도 2에서는 ARQ에 대한 빠른 응답속도와 처리를 위해서 맥 계층(230)에서 수행되던 ARQ 동작의 일부를 물리계층 혹은 그 중간계층에서 수행하도록 구성하였다. 즉, 물리계층(200)에 도 1과 동일한 동작을 수행하는 기본 물리계층(210)과 복합 재전송 제어기(220)를 두는 방식이다. 또한 상기 복합 재전송 제어기(220)의 동작은 종래의 맥 계층에서 수행하던 동작의 일부를 수행하도록 한다. 그러므로 상기 복합 재전송 제어기(220)는 구조적으로는 물리계층에 포

합되며, 수행하는 동작은 맥 계층(230) 중 일부의 역할을 담당한다. 상기와 같은 특징 때문에 상기 복합 재전송 제어기(220)를 일부에서는 맥 계층으로 분류되는 경우도 자주 발생한다. 그러나 중요한 것은 이와 같이 구조적으로 데이터 재전송에 대한 판단을 물리계층(physical layer)에서 수행하도록 구성함으로써 동일 데이터에 대한 처리 시간이 단축된다.

<23> 또한 상위계층(upper layer)에서의 NAK 전송은 동일한 데이터에 대한 연성결합(soft combining)을 수행할 수 없다. 이유는 물리계층에서는 각각의 심볼에 대한 연성 값을 유지할 수 있다. 그러나 물리계층에서 맥 계층으로 전달되는 데이터 심볼들은 모두 이진 값(binary value: 0 또는 1)으로 표시되므로 재전송에 의해 심볼이 반복되더라도 이를 연성결합할 수 있는 방법이 없으며 유일한 방법은 이진 값을 가진 심볼들을 0 또는 1의 수를 구해서 이를 상호 비교하여 우세한 심볼로 결정하는 다수결정방식 (Majority voting)에 따라 선택하는 방법이 있다. 그러나 이 방법 역시 요구되는 연산 양 때문에 상위계층에서는 거의 사용되지 못하고 있다. 이에 반하여 물리계층(physical layer)에서의 NAK 전송은 동일한 부호화 패킷(encoder packet)에 대한 부호 심볼들을 연성결합(soft combining)을 할 수 있도록 하여 효율적인 채널 자원 사용이 가능하다. 그러므로 복합 재전송 제어기(220)를 맥 계층(MAC layer)의 다중 부 계층(Multiplexing sub layer)(230) 아래에 위치하도록 하는 것이 바람직하다. 즉, 물리계층(Physical layer)에서 기능을 수행하도록 하는 것이 바람직하다.

<24> 이와 같이 구성하면 상술한 바와 같이 종래의 RLP(Radio Link Protocol)를 근거로 동작하는 ARQ 제어방식과 비교할 때 그 속도가 빨라진다. 그러면 이를 기존의 방식과 대비하여 살펴본다. 도 1의 종래 방식은 하나의 패킷 전송으로부터 NAK 신호를 수신하고 이에 따른 재전송 패킷이 전송되는 시점까지 최소 200msec 정도의 전체 경로지연(round trip delay)이 발생한다. 이에 반하여 도 2와 같은 방식을 적용하면, 복합 재전송이 짧게는 수 msec 정도의 매우 작은

전체 경로지연만이 발생하기 때문이다. 따라서 AMC(adaptive modulation & coding)을 구현하기에 매우 좋은 구조를 가진다.

<25>       상기 도 1과 도 2의 상위계층과 물리계층의 구조를 가지고 실질적으로 HARQ를 운영하기 위해서는 재전송 요청(즉, 수신기로부터 전달되는 NAK)에 따른 송신기의 재전송 전송규약(protocol)이 필요하다. 이를 위한 방식으로 3GPP2의 cdma2000 1x에서는 패킷 데이터 전송에 있어 AAIR(Asynchronous and Adaptive Increment Redundancy)을 사용한다. 그 내용을 간략하게 기술하면 하기와 같다.

<26>       기지국은 단말에서 전송하는 순방향 채널 품질에 따라 해당 단말에 대한 패킷 전송을 비동기 방식(asynchronous)으로 수행한다. 이때 전송되는 패킷의 변조 방식과 부호율은 채널상태에 따라 적응하도록(adaptive) 운용한다. 또한 초기 전송에 실패한 패킷은 재전송되고, 재전송 시 초기 전송과 상이한 부호 심볼 패턴이 전송될 수 있다. 이러한 AAIR 재전송 방식은 재전송 회수 증가에 따른 패킷 데이터의 SNR을 증가시키고 부호율(Code Rate) 감소에 따른 코딩 이득(coding gain)을 증가시켜 패킷 데이터 송수신 성능을 향상시키는 역할을 한다.

<27>       1xEV-DV에서의 순방향의 패킷 데이터 전송에 사용되는 채널은 유효 트래픽(Payload traffic)을 위한 F-PDCH와 이를 제어하는 제어 채널인 F-PDCCH이다. F-PDCH는 전송 데이터 블록인 부호화 패킷(encoder packet : EP)을 전송하는 채널로서 동시에 2명의 단말에게 TDM/CDM 방식으로 각각의 부호화 패킷(encoder packet)을 전송 가능하도록 최대 2채널까지 사용된다. 부호화 패킷(Encoder packet)은 터보 부호기(Turbo encoder)에 의해 부호화 과정을 거치고, QCTC symbol selection에 의해 서로 다른 IR(Increment Redundancy) 패턴을 갖는 4개의 서브패킷(subpacket)으로 나뉘어지게 된다. 상기 서브패킷은 초기전송과 재전송의 전송 단위이며, 각각의 전송 시 서브패킷의 IR 패턴은 SPID(subpacket identifier)에 의

해 구분되어진다. 상기 서브패킷의 변조 방식(QPSK, 8PSK, 16QAM)과 전송 슬롯 길이(1, 2 또는 4 슬롯)는 단말에서 전송하는 순방향 채널 품질 정보, 기지국의 자원 등에 의해 (F-PDCH에 할당 가능한 Walsh codes 개수, Power)에 따라 정해진다.

<28> F-PDCH의 복조 및 디코딩에 관련된 정보는 제어 채널인 F-PDCCH에 실려 F-PDCH와 함께 동일 슬롯 구간 동안 다른 직교채널을 통해서 다중화되어 전송된다. F-PDCCH에 포함된 정보는 단말이 물리계층(Physical layer) 복합 재전송 동작을 수행하는 데 매우 중요한 정보로서 다음과 같은 사항이 필요하다.

<29> 1) 수십~수백 ms 마다 F-PDCH에 사용 가능한 fragmented Walsh code 정보

<30> 2) MAC\_ID : F-PDCH가 할당된 MS(Mobile station)의 MAC\_ID

<31> 3) ACID : 4개의 ARQ 채널을 구분하기 위한 ID (ARQ channel ID)

<32> 4) SPID : Subpacket 을 IR 패턴을 구분하기 위한 ID

<33> 5) EP\_NEW : 동일 ARQ 채널에서 연속된 두 encoder packet을 구분하기 위한 정보

<34> 6) EP\_SIZE : Encoder packet의 bit size

<35> 7) LWCI (Last Walsh Code Index) : F-PDCH에 사용된 Walsh code에 대한 정보

<36> 한편 단말에서의 패킷 데이터 수신은 F-PDCCH에 대한 디코딩부터 이루어진다. F-PDCCH를 먼저 디코딩하여 단말 자신의 패킷이 전송되고 있는지 아닌지를 판단하고 단말 자신의 패킷이라고 판단되는 경우 F-PDCH에 대하여 복조 및 디코딩을 수행한다. 현재 수신한 서브패킷이 이전에 수신되었던 부호화된 패킷(encoder

packet)에 대하여 재전송된 것이면, 이전에 수신하여 저장하고 있던 부호화 패킷의 부호 심볼들과 코드 결합(code combining)하여 디코딩을 한다. 디코딩이 성공하면 단말은 역방향 ACK/NAK 전송 채널(R-ACKCH)을 통해 ACK 신호를 전송한다. 따라서 기지국으로 하여금 다음 부호화 패킷(encoder packet)을 전송하도록 한다. 만일 디코딩이 성공하지 않은 경우 단말은 NAK 신호를 전송하여 기지국으로 하여금 동일한 부호화 패킷에 대한 재전송을 요구한다.

- <37> 이러한 하나의 부호화 패킷에 대한 물리계층(Physical layer) 복합 재전송 동작이 이루어지는 단위를 ARQ 채널이라 한다. cdma2000 1xEV-DV에서는 최대 동시에 4개의 ARQ 채널 동작이 가능하다. 이를  $N = 4$  Fast HARQ channels이라고 한다.
- <38> 1xEV-DV 표준에서는 단말이 패킷 수신 동작을 처리하고 ACK/NAK을 전송하는데 필요한 ACK/NAK delay와 동시에 운용 가능한 ARQ 채널 수를 단말이 기지국으로 통보하도록 하고, 이를 단말의 구현 이슈로 두고 있다. 따라서 단말에서 지원하는 ACK/NAK delay는 1 슬롯(=1.25msec) 또는 2 슬롯(=2.5msec)이 가능하고, ARQ 채널의 수는 2, 3 또는 4 채널이 가능하다. 그러면 도 3 및 도 4를 참조하여 ACK/NAK delay와 ARQ 채널의 수에 따른 동작을 설명한다.
- <39> 도 3은 이동통신 시스템에서 복합 재전송 시 ACK/NAK delay가 1 슬롯(slot)인 경우 기지국과 단말간의 타이밍도이고, 도 4는 이동통신 시스템에서 복합 재전송 시 ACK/NAK delay가 2 슬롯(slot)인 경우의 기지국과 단말간의 타이밍도이다.
- <40> 상기 도 3 및 도 4에서 A 단말에 순방향 패킷 데이터 채널(F-PDCH)이 할당된 경우로 가정하여 설명한다. 그리고 기지국(BS)과 단말(MS) 모두에 임의의 시점에서

0번째부터 순차적으로 타임슬롯에 인덱스를 부여하여 설명을 용이하도록 하였다. 또한 도 3 및 도 4에서 상기  $A(x,y)$ 는 하기와 같은 의미를 가진다. 우선 빗금으로 표시된 부분은 A 단말로 송신할 데이터를 의미한다. 또한  $x$ 는 ARQ 채널을 의미하고,  $y$ 는 동일한 부호화 패킷(Encoder Packet)에 대한 IR 패턴을 구분하기 위한 것이다. 그러면 이를 바탕으로 먼저 도 3의 ACK/NAK delay가 1슬롯인 경우를 살펴본다.

<41> 도 3을 참조하면, 기지국(BS)에서 A 단말로 전송할 데이터는 0번째 슬롯에서 A 단말로 데이터가 전송된다. 그러면 상기 A 단말은 동일한 슬롯에서 상기 패킷 데이터를 수신한다. 여기서 도 3 및 도 4에서 기지국과 단말간 슬롯의 시작위치가 서로 다른 것은 절대시간에서 볼 때, 단말과 기지국간 전송 지연이 발생하기 때문이다. 이때 기지국(BS)은 순방향 패킷 데이터 제어 채널(F-PDCCH)과 순방향 패킷 데이터 채널(F-PDCH)를 통해 패킷 데이터와 패킷 데이터 제어 신호를 전송한다. 그러면 상기 단말(MS)은 1슬롯의 처리 시간(Processing Time)을 가지고, 상기 데이터의 오류 여부를 검사한 후 기지국(BS)으로 ACK 또는 NAK를 송신한다. 상기 처리 시간이란 수신된 패킷 데이터에 대하여 1 슬롯 동안 복조 및 디코딩을 수행하고 그 결과를 다음 슬롯에 역방향 채널(R-ACKCH)을 통해 전송하는 것을 말한다. 도 3에서는 NAK를 전송하는 예를 설명한다. 그러면 기지국은 3번째 슬롯에서 이를 수신하게 되며, 4번째 슬롯에서 상기 오류가 발생한 데이터의 재전송을 위한 스케줄링을 수행한다. 그리고 스케줄링에 따라 이후에 동일한 부호화 패킷에 대하여 다른 패턴의 데이터를 전송한다.

<42> 다음으로 도 4를 참조하여 ACK/NAK 지연이 2 슬롯인 경우에 대하여 살펴본다. 상기 도 4에서 기지국(BS)에서 A 단말(MS)로 전송한 데이터 중 첫 번째 데이터에 오류가 발생한 경우로 가정하여 설명하며, 첫 번째 전송되는 패킷 데이터를 위주로 설명한다. 상기 기지국(BS)은 지연 시간이 2 슬롯이므로 A 단말로 전송할 패킷 데이터를 순차적으로 0번째 슬롯, 1번째 슬롯,

2번째 슬롯에서 계속하여 데이터를 전송한다. 그러면 상기 단말은 1번째 슬롯부터 2번째 슬롯에서 0번째 슬롯에서 송신된 데이터의 오류 여부를 검사하고, 2번째 슬롯부터 3번째 슬롯에서 1번째 슬롯에서 송신된 데이터의 오류를 검사하며, 3번째 슬롯부터 4번째 슬롯에서 2번째 슬롯에서 송신된 데이터의 오류를 검사한다. 따라서 상기 0번째 슬롯에서 수신된 데이터에 대한 ACK/NAK의 전송은 3번째 슬롯에서 이루어지며, 상기 1번째 슬롯에서 수신된 데이터에 대한 ACK/NAK의 전송은 4번째 슬롯에서 이루어지고, 상기 2번째 슬롯에서 수신된 데이터에 대한 ACK/NAK의 전송은 5번째 슬롯에서 이루어진다. 기지국은 4번째 슬롯에서 0번째 슬롯에서 송신한 패킷 데이터에 대하여 NAK를 수신하면, 다음 슬롯에서 0번째 슬롯에서 송신한 부호화 패킷에 대하여 재전송을 수행한다. 이때 재전송되는 패킷 데이터는 이전 송신한 부호화 패킷과 동일한 패킷이나 IR이 다른 패킷 데이터가 된다.

<43>        상기 도 3 및 도 4에서 알 수 있는 바와 같이 단말은 수신한 패킷에 대하여 ACK 또는 NAK를 1 슬롯 또는 2 슬롯 이후에 반드시 전송해야 하는 동기(synchronous) ACK/NAK 전송을 수행한다. 이와는 달리 기지국은 동일 ARQ 채널에 대해 단말로부터 이전에 전송하였던 패킷에 대한 ACK/NAK을 받은 이후 어느 슬롯에서든지 패킷 전송을 수행할 수 있는 비동기(Asynchronous) 전송을 수행한다.

<44>        또한, 도 3과 도 4는 각각 1 채널과 4 채널의 ARQ 동작이 이루어지는 것을 보이고 있다. 도 3에서 1 채널 ARQ 동작의 경우 한 단말에 대한 데이터 전송이 기지국 자원의 일부만을 이용함으로써 해당 단말의 패킷 데이터 전송률이 낮아지는 반면, 도 4의 4 채널 ARQ 동작이 이루어지는 경우 기지국의 모든 자원을 한 단말이 사용할 수 있게 됨으로써 해당 단말은 최대의 패킷 데이터 전송률을 얻을 수 있게 된다.



- <45>       이상에서 살펴 본 바와 같이 종래의 상위계층에서 이루어지던 ARQ 제어를 다중화 계층(Mux-layer) 아래로 이전함으로써 고속데이터의 전송에 따른 빠른 ARQ 응답 및 처리를 가능하게 하였다. 그러나 이것은 어디까지나 표준규격의 범위에서 논리적인 해결책이며 이를 실제 구현함에 있어서는 아래와 같은 문제점이 산재하고 있다.
- <46>       첫째로, 현재 대부분의 시스템은 다중화 계층(Mux Layer)을 포함한 상위계층의 구현을 CPU에 탑재되는 S/W에 의해 구현하고 있다. 그러나 단말과 같은 경우 CPU의 처리속도와 능력은 그리 큰 편이 못 된다. 따라서 빠른 응답을 요구하는 복합 재전송(HARQ) 프로토콜(protocol)을 CPU에서 구현하기에는 CPU의 클럭에 과부하가 발생할 수 있다. 결국 단말이 정상적인 운용을 할 수 없도록 만들 수 있다. 특히 무선 단말기(Mobile Station : MS)와 같이 전력소모가 시스템의 구현 제한 요소인 경우 이러한 문제는 더 더욱 큰 장애요인으로 작용한다.
- <47>       둘째로, CPU에 과중한 처리부담을 주는 복호화된 데이터의 전송 인터럽트와 이를 제어하는 처리지연을 줄여야 고속전송 데이터의 처리가 가능하다. 따라서 1.25msec마다 발생할 수 있는 데이터 처리 인터럽트를 줄이는 방안이 고려되어야 한다.
- <48>       셋째로, 상기 N 채널(channel) 복합 재전송(HARQ)를 지원하기 위해서는 N개의 독립적인 고속 복합 재전송 제어기(HARQ controller)가 요구된다. 따라서 N이 증가할수록 복합 재전송 제어기(HARQ controller)의 수 또한 증가하고 이에 따른 전력소모와 복잡도 증가가 수반된다. 따라서 최소한의 복합 재전송 제어기(HARQ Controller)로서 구현되어야 한다.
- <49>       넷째로, 상기 N 채널 복합 재전송(HARQ)를 지원하기 위해서는 N개의 독립적인 터보 디코더(Turbo decoder)가 요구된다. 따라서 N이 증가할수록 터보 디코더(Turbo decoder)의 수 또한 증가하고 이에 따른 전력소모와 복잡도 증가가 수반된다. 따라서 최소한의 터보 디코더(Turbo decoder)로서 구현되어야 한다.

- <50> 다섯째로, 상기 도 3과 도 4에 설명한 ACK\_DELAY 1슬롯과 2 슬롯은 표준규격 상으로는 상호 배타적인 선택 사항이다. 그러나 단말을 구현함에 있어 저전력을 위해서 단말의 사용 클럭을 선택적으로 분주/체배하여 가변하는 구조가 고려되므로 ACK\_DELAY 또한 하나의 단말에서 모두 적용할 수 있는 단말의 구조가 설계되어야 한다.
- <51> 여섯째로, 기존의 데이터 트래픽(Data Traffic)과 달리 순방향 패킷데이터 채널(F-PDCH)을 통해서 전달되는 데이터 블록인 부호화 패킷(Encoder Packet)은 매 1.25msec마다 그 전송방식이 변할 수 있다. 따라서 종전과 같이 데이터 채널 set up시에 한번 전달되는 채널구조정보를 1.25msec마다 전달 가능하도록 하는 새로운 구조가 필요하다.
- <52> 마지막으로, 트래픽 제어 채널(Traffic control channel)인 순방향 패킷데이터 제어 채널(F-PDCCCH)을 통해서 단말의 운용에 필요한 기타 제어정보들을 기지국이 전송한다. 그러므로 이를 단말에서 검출하고 빠른 시간 내에 이를 상위 계층에 전달하는 동작이 원활히 수행되어야 한다.

#### 【발명이 이루고자 하는 기술적 과제】

- <53> 따라서 본 발명에서는 전술한 바에서 살핀 바와 같이 종래 기술의 문제점을 해결하기 위한 구체적인 방법을 제시한다.
- <54> 이에 따른 본 발명의 목적은 CPU의 부하를 줄이기 위한 장치 및 방법을 제공함에 있다.
- <55> 본 발명의 다른 목적은 복합 재전송 제어 장치의 단말에서 소비 전력을 줄일 수 있는 장치 및 방법을 제공함에 있다.

- <56> 본 발명의 또 다른 목적은 복합 재전송 제어 장치에서 최대 구동클럭으로 인한 CPU의 부하를 줄일 수 있는 장치 및 방법을 제공함에 있다.
- <57> 본 발명의 또 다른 목적은 복합 재전송 제어 장치에서 데이터 처리 시간을 줄일 수 있는 장치 및 방법을 제공함에 있다.
- <58> 본 발명의 또 다른 목적은 복합 재전송 제어 장치에서 N channel HARQ를 지원하는 경우 채널의 수에 구애받지 않는 간단한 제어 장치 및 방법을 제공함에 있다.
- <59> 본 발명의 또 다른 목적은 복합 재전송 제어 장치에서 채널의 수에 따라 복잡도를 증가시키지 않는 제어 장치 및 방법을 제공함에 있다.
- <60> 본 발명의 또 다른 목적은 적은 수의 터보 복호기(Turbo decoder)를 이용하여 채널의 수에 구애받지 않고 항상 모든 수신 패킷을 처리할 수 있는 장치 및 방법을 제공함에 있다.
- <61> 본 발명의 또 다른 목적은 ACK\_DELAY가 1 슬롯 또는 2 슬롯을 모두 지원할 수 있는 장치 및 방법을 제공함에 있다.
- <62> 본 발명의 또 다른 목적은 PDCH의 데이터 채널 초기 설정 이후 매 슬롯마다 발생하는 제어 채널 변수의 계산 및 설정을 제어하기 위한 장치 및 방법을 제공함에 있다.
- <63> 본 발명의 또 다른 목적은 이동통신 시스템에서 트래픽 채널의 복조 및 복호를 위한 변수들의 계산 및 수정을 위한 장치 및 방법을 제공함에 있다.
- <64> 본 발명의 또 다른 목적은 트래픽 제어 채널의 제어 정보를 빠르게 상위 계층으로 전달할 수 있는 장치 및 방법을 제공함에 있다.
- <65> 상기한 목적들을 달성하기 위한 본 발명의 장치는 패킷 데이터 제어 채널을 통해 제어 메시지를 송신하고 패킷 데이터 채널을 통해 사용자 데이터를 전송하는 이동통신 시스템에서

상기 패킷 데이터 제어 채널의 신호를 수신하여 복호하고, 상기 패킷 데이터 채널의 신호를 수신하여 복조 및 복호하는 물리계층과, 상기 패킷 데이터 제어 채널의 신호의 복호 결과에 따라 상기 패킷 데이터 채널로 수신되는 사용자 데이터의 복조 및 복호를 제어하여 상위 계층으로 전달하는 복합 재전송 제어기를 구비하는 시스템의 상기 복합 재전송 제어기로서, 상기 물리계층으로부터 수신되는 상기 패킷 데이터 제어 채널의 신호의 수신을 대기하며 파라미터들을 초기화하는 초기 상태와 상기 패킷 데이터 제어 채널의 신호를 복호하는 복호 상태와 복호 결과를 계산하는 제어 상태와 상기 패킷 데이터 채널의 복조 상태와 상기 복조된 데이터를 복호하는 복호 상태 및 복호 결과를 송신하는 응답 상태의 상태 천이를 제어하는 복합 재전송 상태부와, 상기 복합 재전송 상태부로부터 수신되는 상태에 따라 패킷 데이터 제어 채널의 복조와 패킷 데이터 채널의 복조 및 복호를 제어하는 상태 기능부를 포함한다.

<66> 또한, 상기 패킷 데이터 채널을 통해 수신된 데이터의 처리 경로를 제어하는 데이터 경로 처리부를 더 구비할 수 있으며, 상기 패킷 데이터 채널을 통해 수신된 데이터의 복조 및 복호된 데이터를 저장하는 상기 물리계층의 출력 버퍼를 제어하는 출력 버퍼 제어기를 더 구비할 수 있다.

<67> 그리고, 상기 복합 재전송 상태부가 이중화되도록 구성할 수 있고, 이를 통해 ACK/NAK 지연 시간이 2 슬롯인 경우 상기 이중화된 각 복합 재전송 상태부가 패킷 데이터 채널을 통해 수신되는 데이터를 교번하여 2 슬롯동안 상기 상태 천이를 제어한다. 또한 ACK/NAK 지연 시간이 2 슬롯인 경우 상기 복합 재전송 상태부는 상기 물리계층의 데이터 채널 터보 복호기의 동작 완료를 대기하는 대기상태로의 천이를 제어한다.

<68> 그리고 상기 상태 기능부는;

- <69>        상기 이중화된 각 복합 재전송 상태부의 상기 초기상태 시 제어를 수행하는 각 제1상태 처리부들과, 상기 복합 재전송 상태부들의 제어 상태 시 제어를 수행하는 제2상태 처리부와, 상기 복합 재전송 상태부들의 복조 상태 시 제어를 수행하는 제3상태 처리부와, 상기 복합 재전송 상태부들의 대기상태 시 제어를 수행하는 제4상태 처리부와, 상기 복합 재전송 상태부들의 복호 상태 시 제어를 수행하는 제5상태 처리부와, 상기 복합 재전송 상태부들의 응답 상태 시 제어를 수행하는 각 제6상태 처리부들을 포함하여 구성할 수 있다.
- <70>        그리고, 물리계층의 데이터 채널 터보 복호기는 하나로 구성한다.
- <71>        상기한 목적들을 달성하기 위한 본 발명의 방법은 패킷 데이터 제어 채널을 통해 제어 메시지를 송신하고 패킷 데이터 채널을 통해 사용자 데이터를 전송하는 이동통신 시스템에서 상기 패킷 데이터 제어 채널의 신호를 수신하여 복호하고, 상기 패킷 데이터 채널의 신호를 수신하여 복조 및 복호하는 물리계층과, 상기 패킷 데이터 제어 채널의 신호의 복호 결과에 따라 상기 패킷 데이터 채널로 수신되는 사용자 데이터의 복조 및 복호를 제어하여 상위 계층으로 전달하는 복합 재전송 제어기를 구비하는 시스템에서 상기 복합 재전송 제어기의 제어 방법으로서, 파라미터들을 초기화하고 상기 패킷 데이터 제어 채널의 신호의 수신 시 이를 복조하는 패킷 데이터 제어 채널의 복조 과정과, 상기 패킷 데이터 제어 채널의 복조 결과에 따라 패킷 데이터 제어 채널의 파라미터를 계산하고, 고속 복합 재전송 프로토콜을 수행하는 복합 재전송 제어 과정과, 상기 복합 재전송 제어 과정에서 계산된 파라미터에 따라 상기 패킷 데이터 채널로 수신된 신호를 복조하는 복조 과정과, 상기 복조된 데이터를 상기 복합 재전송 제어 과정에서 계산된 파라미터에 따라 터보 복호하는 터보 복호 과정과, 상기 터보 복호된 데이터의 오류 검사 결과를 전송하는 응답 신호 전송 과정을 포함한다.

- <72>      상기 복합 재전송 제어 과정에서 계산한 파라미터가 발생 불가능한 파라미터인 경우 이후 상태를 수행하지 않고 상기 패킷 데이터 제어 채널의 복조 과정으로 천이하는 과정을 더 구비할 수 있고,
- <73>      상기 복합 재전송 제어 과정에서 계산한 파라미터가 발생 불가능한 파라미터인 경우 상기 파라미터가 제어 유지 모드(Control Hold Mode: CHM) 셀 스위칭(Cell Switching: CS)을 위한 메시지인가를 검사하는 과정과, 상기 파라미터가 제어 유지 모드 셀 스위칭을 위한 메시지인 경우 상기 메시지를 상기 상위 계층으로 전달하는 과정 및 상기 파라미터가 제어 유지 모드 셀 스위칭을 위한 메시지가 아닌 경우 상기 초기 상태로 천이하는 과정을 더 포함할 수 있다.
- <74>      또한 상기 복조 과정 후 상기 물리계층의 데이터 채널 터보 복호기가 사용중인 경우 상기 데이터 채널 터보 복호기의 사용이 종료될 때까지 대기한 후 상기 터보 복호 과정으로 진행하는 과정을 더 구비할 수 있다.

#### 【발명의 구성 및 작용】

- <75>      이하 본 발명의 바람직한 실시 예를 첨부한 도면을 참조하여 상세히 설명한다. 우선 각 도면의 구성 요소들에 참조 부호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 한다.
- <76>      또한 하기 설명에서는 구체적인 신호 및 상태 등과 같은 많은 특정(特定) 사항들이 나타나고 있는데, 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐 이러한 특정 사항들 없이도 본 발명이 실시될 수 있음은 이 기술 분야에서 통상의 지식을 가진 자에게는 자명하다 할 것이다. 그리고 본 발명을 설명함에 있어, 관련된 공지 기능 혹은 구성에 대한 구체

적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

<77> 먼저 상술한 바와 같은 문제들을 해결하기 위한 본 발명의 장치 및 방법에 대하여 개괄적으로 설명한다.

<78> 첫째로, 대부분의 시스템이 다중화 계층(Mux Layer)을 포함한 상위계층의 구현을 CPU에 탑재되는 S/W에 의해 구현하다. 따라서 본 발명에서는 단말기 같이 소비전력과 최대 구동클럭에 문제를 해소하고, 과도한 CPU 비중을 줄이기 위해 물리계층(Physical layer)의 복합 재전송 제어기(HARQ controller)를 하드웨어로 구현하는 방식을 제안한다. 물론 CPU 혹은 DSP의 성능이 매우 우수해서 종전과 같이 소프트웨어로도 성능에 지장을 주지 않고 구현이 가능하다면 본 발명에서 제시하는 복합 재전송 제어기(HARQ controller)의 기본적인 구조를 소프트웨어로 구현할 수 있음은 자명하다. 그러므로 이하에서 설명되는 본 발명에서는 하드웨어를 기준으로 복합 재전송 제어기를 기술한다.

<79> 둘째로, 본 발명에서는 CPU에 과중한 처리부담을 주는 복호된 데이터의 전송 인터럽트와 이를 제어하는 처리지연을 줄여 고속전송 데이터의 처리가 가능하도록 한다. 이를 위해 HARQ 제어기에 출력 버퍼 제어기(Output Buffer Controller : OBUFC)를 따로 설정한다. 상기 출력 버퍼 제어기는 채널 복호기로부터 CPU(HOST)에 데이터를 전송하는 업무를 전담한다. 특히 출력 버퍼 제어기는 CPU의 요청에 따라 사전에 설정된 복호된 데이터의 저장시간을 제어하는 능력을 보유하고 CPU가 원하는 최소의 전송 인터럽트 간격을 만족하도록 전송데이터의 전송시간을 조절한다.

<80> 셋째로, 상기 N 채널 복합 재전송을 지원하기 위해서는 N개의 독립적인 고속 복합 재전송 제어기(Fast HARQ controller)가 요구되지만 본 발명에서는 2개의 복합 재전송 제어기를 사

용하여 채널의 수에 무관하게 항상 모든 수신 패킷을 처리할 수 있는 구조를 제시한다. 따라서 채널의 증가와는 무관하게 전력소모와 복잡도증가를 줄일 수 있다. 이를 위해 구체적인 방법으로 두개의 State machine 즉, Odd State Machine, Even State Machine을 구비하고 이를 제어하는 제어기를 가지도록 한다.

<81> 넷째로, 상기 N 채널 복합 재전송을 지원하기 위해서는 N개의 독립적인 터보 디코더 (Turbo decoder)가 요구되지만 본 발명에서는 하나의 터보 디코더를 사용하여 채널의 수에 무관하게 항상 모든 수신 패킷을 처리할 수 있는 구조를 제시한다. 따라서 채널의 증가와는 무관하게 전력소모를 줄일 수 있고, 또한 회로의 복잡도를 줄일 수 있다. 이를 위해 구체적인 방법으로 하나의 터보 디코더의 디코딩을 위한 시작신호와 정지신호를 복합 재전송 제어기가 적응적으로 판단/제어하는 방식을 제안한다. 또한 각각의 State Machine에 "Waiting State"를 추가하는 구조를 갖도록 구성한다.

<82> 다섯째로, 본 발명에서는 ACK\_DELAY 1 슬롯과 2 슬롯을 모두 지원하는 복합 재전송 제어기를 구현한다. 즉, 단말을 구현함에 있어 저전력을 위해서 단말의 사용 클록을 선택적으로 분주/체배하여 가변 하는 구조가 고려되므로 ACK\_DELAY 또한 하나의 단말에서 모두 적용할 수 있는 두 모드를 모두 지원하도록 복합 재전송 제어기의 State Machine과 State Function을 가지도록 구성한다.

<83> 여섯째로, 기존의 데이터 트래픽(Data Traffic)과 달리 순방향 패킷데이터 채널(F-PDCH)을 통해서 전달되는 데이터 블록인 부호화 패킷(Encoder Packet)은 매 1.25msec 마다 그 전송 방식이 변할 수 있다. 따라서 종전과 같이 데이터 채널 set up시에 한번 전달되는 채널구조정보를 1.25msec마다 전달 가능하도록 CPU는 초기설정에만 관여하도록 한다. 그리고 이후 매 슬



로마자 발생하는 제어채널 변수의 계산 및 설정과 트래픽 채널의 복조 및 복호를 위한 변수들의 계산 및 수정은 복합 재전송 제어기에서 수행하는 구조를 제시한다.

- <84> 일곱째로, 트래픽 제어 채널(Traffic control channel)인 순방향 패킷 데이터 제어 채널(F-PDCCH)을 통해서 단말의 운용에 필요한 기지국이 전송하는 제어 정보들을 검출하고 이를 빠른 시간 내에 CPU(HOST)의 상위계층에 전달한다. 그리고, 상기 메시지들의 검출 결과를 State Machine에 반영하고 이에 따른 State Function을 정의한다.
- <85> < 복합 재전송 제어기(HARQ controller)의 기능 >
- <86> 복합 재전송 제어기는 1xEV-DV(Forward link RC-10)의 패킷 데이터 수신시 이와 관련된 각 블록들에 대한 동작을 제어하는 역할을 수행하게 된다. 상기 패킷 데이터 수신과 관련된 각 블록은 복합 재전송 제어기의 지시에 의해서 동작되고, 해당 동작이 완료된 경우 이를 복합 재전송 제어기에게 알린다. 복합 재전송 제어기는 상기 각 블록의 동작 완료 정보를 이용하여 다음 동작을 수행하게 된다. 또한 복합 재전송 제어기는 각 블록으로부터의 입력 정보 및 내부 정보를 레지스터에 저장한다. 이렇게 함으로써 복합 재전송 제어기 내부에서 복합 재전송 동작의 진행 상황을 모니터링 할 수 있도록 하고 있다. 복합 재전송 제어기가 수행하는 상기 각 블록의 제어는 주로 복합 재전송 동작을 주어진 시간 이내에 수행하기 위한 timing 제어이며, 상기 각 블록의 고유 동작을 위한 제어는 포함하지 않는다. 또한, 복합 재전송 제어기는 순방향 패킷 데이터 제어 채널(F-PDCCH)의 수신 정보 및 내부 저장 정보를 이용하여 정상적인 모드에서의 동작을 수행할 것인지 아니면 비정상적인 모드에서의 동작을 수행할 것인지를 결정한다. 그리고 복합 재전송 제어기는 상기 결정한 결과에 따른 동작을 수행한다. 비정상적인 모드에서의 동작은 무선 채널 상황에서의 에러에 의한 것으로 단말의 오동작을 줄이고 데이터 수신 성능을 향상시키기 위한 것이다.

- <87> 본 발명에 따른 설계에서 포함하는 복합 재전송 제어기의 대표적인 기능은 다음과 같다.
- <88> (1) F-PDCCH의 수신 메시지와 복합 재전송 제어기 내부 보유 정보에 따라 정상적인 동작 모드를 수행할 것인지 비정상적인 동작 모드를 수행할 것인지를 결정한다.
- <89> (2) 동작 모드에 따라 F-PDCH의 복조(demodulation)와 터보 복호(Turbo decoding) 동작을 제어한다.
- <90> (3) 역방향 응답 채널(R-ACKCH)을 통해 전송될 정보(ACK/NAK 또는 Silence)를 결정한다.
- <91> (4) 터보 복호기(Turbo decoder)의 출력 버퍼에 수신된 데이터를 이동시키기 위해 상위 계층(upper layer)으로 인터럽트(interrupt)를 발생시킨다.
- <92> (5) 각 ARQ 채널마다 관련 정보를 계속적으로 저장 및 갱신한다.
- <93> (6) 최대 4 ARQ 채널을 지원한다.
- <94> (7) ACK/NAK delay가 1 슬롯 및 2 슬롯인 경우의 제어 동작을 모두 지원한다.
- <95> 도 5는 본 발명에 따른 복합 재전송 제어기를 중심으로 한 주변 블록들간의 인터페이스를 도시한 도면이다. 이하 도 5를 참조하여 본 발명에 따른 복합 재전송 제어기와 연결되는 각 블록들과 복합 재전송 제어기의 내부 구성 및 동작에 대하여 설명한다.
- <96> 먼저 상기 복합 재전송 제어기(300)는 내부에 2개의 복합 재전송 상태부(HARQ STATE MACHINES : OHSM/EHSM)(310)와 복합 재전송 레지스터부(HARQC\_REQ)(320)와 상태 기능 및 데이터 경로 제어부(STATE FUNCTION & DATA PATH CONTROLLER)(330) 및 출력 버퍼 제어부(OUTPUT BUFFER CONTROLLER)(340)를 구비한다. 상기 복합 재전송 제어기(300)의 내부 구성부들 중에서 복합 재전송의 동작에 따른 제어는 복합 재전송 상태부(310)과 상태 기능 및 데이터 경로 제어부(330)에서 수행한다. 그리고 후술될 데이터 채널 터보 복호기(430)와 연결되는 출력 버퍼에

대한 제어는 출력 버퍼 제어부(340)가 수행한다. 따라서 도 5에 도시한 복합 재전송 제어기(300)로의 입력 및 출력 신호의 연결들은 전체적인 관점에서 도시된 것이다. 즉, 특정한 내부 블록으로부터 출력되는 것을 도시하지 않았다. 그러면 상기 도 5에 도시된 복합 재전송 제어기(300)의 각 내부 구성 및 연결관계와 그에 따른 동작들은 후술되는 도면들을 참조하여 설명하기로 한다.

<97> 복합 재전송 제어기(300)는 프로세서(CPU : HOST)(400)와 연결되며, 데이터 버스(450)와 어드레스 버스(460)를 통해 데이터를 주고받을 수 있다. 또한 복합 재전송 제어기(300)는 인터럽트 라인을 통해 상기 프로세서(400)로 인터럽트 신호를 전송할 수 있다. 복합 재전송 제어기(300)는 패킷 데이터 제어 채널에 실려온 데이터를 복호하는 제어 채널 복호기(PDCCH\_DEC)(410)와 연결되어 온/오프 동작을 제어하며, 동시에 패킷 데이터 제어 채널에 실려온 데이터의 디코딩을 위한 파라미터를 제공한다. 상기 패킷 데이터 제어 채널(PDCCH)의 데이터를 복호하는 제어 채널 복호기(410)는 상기 복합 재전송 제어기(300)로부터 수신된 파라미터에 의거하여 패킷 데이터 제어 채널의 데이터를 복호한 후 복호 완료 신호와 함께 복호된 데이터를 복합 재전송 제어기(300)로 전달한다.

<98> 상기 복합 재전송 제어기(300)는 패킷 데이터 채널에 실려온 데이터를 복조하는 데이터 채널 복조기(PDCH\_DEMOD)(420)와 연결되어 온/오프 동작을 제어하며, 복조를 위한 파라미터와 제어 신호를 제공한다. 이에 따라 데이터 채널 복조기(420)는 패킷 데이터 채널에 실려온 데이터를 복조하고, 복조 결과 데이터를 상기 복합 재전송 제어부(300)로 전달하며, 시스템 타임 데이터(System Time Data)를 제공한다.

<99> 본 발명은 1xEV-DV 시스템에서 동작하는 제어기를 설명하고 있다. 따라서 1xEV-DV 시스템에서 전송되는 데이터들은 기본적으로 터보 부호기에 의해 터보 부호화되어 전달된다. 따라

서 복합 재전송 제어기(300)는 패킷 데이터 채널에 실려온 데이터를 역 부호화하는 데이터 채널 터보 복호기(PDCH\_TURBO)(430)와 연결되어 온/오프 제어를 수행한다. 또한 복합 재전송 제어기(300)는 데이터 채널 터보 복호기(430)로 강제 중단(Intentional Stop) 신호, 터보 복호 파라미터들과 제어 신호들, 버퍼 제어 파라미터 및 제어 신호들을 제공한다. 그러면 데이터 채널 터보 복호기(430)는 복합 재전송 제어기(300)로부터 수신되는 각종 파라미터 및 제어 신호에 의거하여 패킷 데이터 채널의 데이터를 터보 복호하고, 터보 복호의 완료 신호, CRC 체크 결과 신호(CRC result) 및 복호 상태 신호를 복합 재전송 제어기(300)로 제공한다. 또한 상기 데이터 채널 터보 복호기(430)는 소정 메모리(도 5에 도시하지 않음)에 데이터를 독취하거나 저장하기 위해 데이터 버스 및 어드레스 버스와 연결되어 데이터의 저장 및 독취를 수행한다. 또한 복합 재전송 제어기(300)는 상기 터보 복호기(430)에 연결되는 버퍼에 저장된 데이터를 프로세서(400)로 전달하는 제어를 수행한다.

<100>        복합 재전송 제어기(300)는 응답신호 출력기(RACK\_TX)(440)와 연결되어 수신된 패킷 데이터 채널의 데이터를 복호 결과에 따른 ACK/NAK 및 무응답 제어를 수행한다. 그러면 응답신호 출력기(440)는 이에 대응하여 ACK/NAK 신호를 출력하거나 또는 무응답 상태를 유지한다. 또한 응답신호 출력기(440)는 송신 타이밍에 대한 정보를 복합 재전송 제어기(300)로 출력한다.

<101>        그러면 복합 재전송 제어기(300)의 동작 및 각 상태를 하기 <표 1>을 참조하여 살펴본다

<102>

【표 1】

상태(State)	설명(Description)	ACK_DELAY (slot)
S1	WAITING_FOR_PDCCH_DEC_DONE PDCCH_DEC로부터 PDCCH_DEC_DONE를 기다리는 상태	1 & 2
S2	DEMODO_SIG_GEN Subpacket의 New/Continue Decision, 상위계층 제어메시지 (Signaling message) 추출 및 PDCH Demodulation을 위한 parameters를 계산하는 상태	1 & 2
S3	PDCH_DEMOD PDCH Demodulation을 수행하는 상태	1 & 2
S4	WAITING_FOR_TURBO_DECODER_TO_USE TURBO decoder가 사용중인 경우 완료를 기다리는 상태	2
S5	TURBO_DECODING PDCH Turbo decoder에 decoding 시작신호와 필요한 parameter들을 전달하고 decoding 완료를 기다리는 상태	1 & 2
S6	ACK_NAK_TRANSMISSION PDCH Turbo decoding 완료 후에 Reverse channel에 ACK/NAK를 전송하는 상태	1 & 2

<103>        상기 <표 1>에서 각 상태들(S1, S2, S3, S4, S5, S6)은 상기 복합 재전송 제어기(300)에  
서 특정 시간에 요구되는 수행동작과 이후 수행되는 다음 동작의 순서에 따른 상태들이다. 이  
러한 각 상태들(S1, S2, S3, S4, S5, S6)은 상호간 이전 동작과 이후 동작 등으로 연관관계를  
가진다. 또한 ACK/NAK DELAY는 1 슬롯인 경우에 필요한 단계와 또는 2 슬롯인 경우 필요한 상  
태가 상기 <표 1>에 도시되어 있다. 예를 들어 제4상태(S4)와 같은 상태는 ACK/NAK DELAY가 2  
슬롯인 경우에만 필요한 상태가 된다. 그러면 이하에서 상기 <표 1>의 각 상태들에 대하여 설  
명한다.

<104>        제1상태(S1)는 '초기 상태'로 패킷 제어 채널(PDCCH)에 실려온 제어 데이터들 중 맥 아  
이디(MACID)와 일치하는 패킷 데이터 제어 채널 메시지를 수신하거나 기지국이 단말로 전달할  
소정의 제어 메시지 수신에 검출될 때 수행한다. 복합 재전송 제어기(300)가 제1상태(S1)로 진  
입하면, 패킷 제어 데이터 채널에 실려온 제어 데이터들의 복호(Decoding)가 완료되기를 대기

한다. 즉, 복합 재전송 제어기(300)에서 패킷 데이터 제어 채널의 제어 데이터를 이용하여 패킷 데이터 채널(PDCH)의 데이터(subpacket)를 복호할 수 있기 때문이다. 또한 복합 재전송 제어기(300)는 제1상태(S1)에서 레지스터 초기화 동작 등을 수행하며, 패킷 데이터 제어 채널의 복호가 완료되면 제2상태(S2)로 천이한다.

<105> 복합 재전송 제어기(300)는 제2상태(S2)에서 제1상태(S1)에서 복호한 결과로 수신된 각종 메시지를 이용하여 패킷 데이터 채널의 복조(Demodulation)를 위한 파라미터들을 계산한다. 상기 제2상태(S2)는 '복합 재전송 제어 상태'가 된다. 또한 복합 재전송 제어기(300)는 제2상태(S2)에서 물리계층(Physical Layer)에서 복합 재전송을 위한 프로토콜 처리를 수행한다. 즉, 복합 재전송 제어기(300)는 제2상태(S2)에서 복조에 필요한 변조 차수, 월시 코드(Walsh code) 채널 수 등을 계산하고, 그 결과를 데이터 채널 복조기(420)로 전달한다. 또한 복합 재전송 제어기(300)는 제2상태(S2)에서 제1상태(S1)에서 패킷 데이터 제어 채널의 복호 결과인 ACID와 EP\_NEW 등에 따라 패킷 데이터 채널을 통해 수신된 서브패킷이 새로운 데이터(초기 전송 데이터)인지 재전송된 데이터인지를 검출한다. 또한 복합 재전송 제어기(300)는 패킷 데이터 제어 채널의 복호 결과에 따라 상위계층 제어 메시지 (Signaling message)가 검출된 경우에는 다른 과정을 무시하고 바로 ACK/NAK 전송을 결정한다. 뿐만 아니라 복합 재전송 제어기는 제2상태(S2)에서 무효 테스트(Invalidity test) 등을 수행하고, 기지국이 전송할 수 없는 메시지가 수신되었다고 검사될 경우 초기 상태인 제1상태(S1)로 복귀하도록 한다.

<106> 복합 재전송 제어기(300)는 제3상태(S3)에서 데이터 채널 복조기(420)를 제어하여 패킷 데이터 채널을 통해 실려온 데이터의 복조의 제어를 수행한다. 제3상태(S3)는 '복조 상태'이다. 이러한 복조의 제어는 제2상태(S2)에서 검출한 초기 전송 데이터 또는 재전송 데이터의 검출 결과에 복조를 위한 파라미터를 데이터 채널 복조기(420)로 제공하여 패킷 데이터 채널에 실려

은 서브패킷의 복조(Dmodulation)가 이루어진다. 따라서 복합 재전송 제어기(300)는 제3상태(S3)에서 복조에 필요한 파라미터들을 데이터 채널 복조기(420)로 제공한 후 복조가 완료될 때까지 대기한다. 그리고, 복조가 완료되면, ACK/NAK DELAY의 슬롯 수에 따라 제4상태(S4) 또는 제5상태(S5)로 천이한다.

<107> 복합 재전송 제어기(300)는 특정한 경우에 제4상태(S4)로 천이한다. 제4상태(S4)는 '대기상태'로 복합 재전송 제어기(300)의 내부에 구비되는 복합 재전송 상태부(310)에 의해 이전 패킷 데이터 채널에서 수신된 서브패킷이 복조되는 동안 대기하는 상태이다. 이와 같은 제어상태의 유지는 ACK/NAK DELAY가 2 슬롯인 경우에만 필요하다. 왜냐하면, ACK/NAK Delay가 1 슬롯인 경우 매 슬롯마다 데이터 채널 터보 복호기(430)가 새로운 데이터의 복호를 수행해야 한다. 그러나 ACK/NAK Delay가 2 슬롯인 경우 데이터 채널 터보 복호기(430)는 이전 슬롯에서 수신된 데이터를 복호하는 중일 수 있다. 따라서 이러한 경우에는 데이터 채널 터보 복호기(430)의 동작이 완료되기를 기다려야만 하기 때문이다. 또한 본 발명에서는 하나의 데이터 채널 터보 복호기(430)만을 사용하도록 구성하기 때문에 데이터의 충돌을 방지하기 위해 ACK/NAK Delay가 2 슬롯인 경우 꼭 필요한 상태가 된다. 즉, 이와 같은 제4상태(S4)를 둬으로써 하나의 터보 복호기를 이용하여 ACK/NAK Delay가 2 슬롯 이상인 경우에도 복수개의 패킷 데이터 채널을 처리할 수 있다. 복합 재전송 제어기(300)는 제4상태(S4)에서 대기하는 중에 데이터 채널 터보 복호기(430)가 사용 가능해지면 제5상태(S5)로 천이한다.

<108> 복합 재전송 제어기(300)는 제5상태(S5)에서 터보 복호의 제어를 수행한다. 제5상태(S5)는 '복호 상태'가 된다. 즉, 복합 재전송 제어기(300)는 제5상태(S5)에서 데이터 채널 터보 복호기(430)로 터보 복호에 필요한 각종 정보들을 제공한다. 상기 터보 복호에 필요한 정보들은 인코더 패킷(EP : Encoder Packet)의 크기(size)와 ACID 등이 될 수 있다. 복합 재전송 제어기

(300)는 이와 같은 정보들을 데이터 채널 터보 복호기(430)로 제공한 후 복호가 완료될 때까지 대기한다. 그런데 만일 터보 복호의 시간이 너무 오랜 기간 진행되거나 또는 다른 정보에 의해 조기에 터보 복호되어야 하는 경우가 발생할 수 있다. 이러한 경우, 복합 재전송 제어기(300)는 임의 중단(intentional stop) 신호를 출력하여 터보 복호를 강제로 종료시킬 수 있다. 복합 재전송 제어기(300)는 터보 복호가 완료되거나 임의 중단되는 경우 제6상태(S6)로 천이한다.

<109>       복합 재전송 제어기(300)는 제6상태(S6)에서 데이터 채널 터보 복호기(430)의 복호 결과에 따라 역방향 채널을 통해 수신된 서브패킷에 대한 응답 신호(ACK/NAK)를 송신하는 상태이다. 즉, 제6상태(S6)는 'ACK/NAK 전송 상태'이다. 그러므로 복합 재전송 제어기(300)는 응답 신호 출력기(440)를 제어하여 복호 결과 오류가 없으면 ACK을 역방향 채널을 통해 전송하며, 반대로 오류가 발생하였으면 NAK을 역방향 채널을 통해 전송한다. 제6상태(S6)는 복합 재전송 제어기(300)의 마지막 상태이므로 복호 결과를 전송한 이후에 제1상태(S1)로 천이하여 초기 상태에서 다시 기다리며, 다음 처리를 수행할 수 있도록 한다. ACK/NAK DELAY가 2 슬롯인 경우에 2개의 복합 재전송 상태부(310)로 구성된다. 이러한 경우에 제6상태(S6)는 상기 2개의 복합 재전송 상태부(310)가 동시에 제6상태(S6)를 수행할 수 있다. 그러나 다른 각 상태들(S1, S2, S3, S4, S5)은 절대로 동시에 사용되지 않는다.

<110>       그러면 다음으로 상기 복합 재전송 제어기(300)의 내부 구성들에 대하여 살펴본다. 도 6은 본 발명의 바람직한 실시 예에 따라 복합 재전송 제어기의 내부 구성 중 복합 재전송 상태부와 상태 기능부간의 연결 구성도이다. 이하 도 6을 참조하여 본 발명에 따른 복합 재전송 상태부와 상태 기능부간의 연결 및 그 동작에 대하여 상세히 설명한다.



<111>       상기 도 6에서 상태 기능부(335)는 상기 도 5의 상태 기능 및 데이터 경로 제어부(330)에서 상태 기능부의 구성만을 따로 구분하여 도시한 부분이다. 복합 재전송 상태부(310)는 복합 재전송 제어 흐름에 따라 상술한 제1상태(S1) 내지 제6상태(S6)의 상태 천이(State Transition)를 제어한다. 즉, 상태 천이에 대한 신호를 출력한다. 그러면 상태 기능부(335)는 다른 블록들(Local Functional Block)(401, ..., 403)을 제어하여 각 상태(State)에서 수행하는 동작의 제어를 수행한다. 도 6에서 도시한 다른 블록들(401, ..., 403)은 상기 도 5에서 복합 재전송 제어기(300)을 제외한 나머지 블록들인 프로세서(400), 제어채널 복호기(410) 내지 응답 신호 출력기(440) 등이 될 수 있으며, 상기 도 5에 도시하지 않은 그 외의 다른 블록들이 될 수도 있다. 즉, 상기 상태 기능부(335)는 상기 복합 재전송 상태부(310)에서 출력한 상태의 신호를 수신하여 상술한 상태들에 따른 동작의 제어를 수행한다.

<112>       따라서 복합 재전송 상태부(310)는 현재 상태(Current States)에 대한 정보와 ACK/NAK DELAY가 1 슬롯인지 2 슬롯인지에 대한 정보를 수신하며, 동시에 상태 기능부(335)로부터 작업 종료 신호(FI\_DONE)를 수신한다. 상기 작업 종료 신호는 복합 재전송 상태부(310)가 ACK/NAK DELAY가 2 슬롯인 경우 2개로 구성되므로 각 복합 재전송 상태부(310)로 입력되도록 구성한다. 이에 따라 복합 재전송 상태부(310)는 작업 종료 신호를 수신하면 다음 상태(Next State) 신호를 출력한다. 이때에도 ACK/NAK DELAY가 2 슬롯인 경우 복합 재전송 상태부(310)가 2개로 구성되므로 각각 해당하는 상태 정보를 출력한다. 또한 상기 상태 정보와 함께 해당하는 상태에 따른 제어를 수행하도록 상태 기능부(335)로 상태 활성화 신호(Si\_EN)를 출력한다.

<113>       즉, 복합 재전송 상태부(310)는 ACK/NAK DELAY가 1슬롯인 경우와 2 슬롯인 경우에 따라 개수와 동작이 구별된다. 그러면 이하에서 복합 재전송 상태부(310)가 1개 또는 2개로 구성되는 경우에 대하여 상세히 설명한다.

<114> ACK/NAK DELAY가 1 슬롯인 경우 복합 재전송 상태부(310)는 하나로 구성되므로 상태 기능부(335)로 출력되는 활성화 신호는 하나만 출력되면 된다. 또한 상태 기능부(335)로부터 복합 재전송 상태부(310)로 출력되는 동작 완료 신호 또한 하나만 존재한다. 그러나 ACK/NAK DELAY가 2 슬롯인 경우 복합 재전송 상태부(310)가 2개로 구성된다. 이와 같이 복합 재전송 상태부(310)가 2개로 구성되는 경우 각 복합 상태부를 제1복합 재전송 상태부(ODD HARQ state machine : OHSM)와 제2복합 재전송 상태부(EVEN HARQ state machine : EHSM)로 구분한다. 제1 및 제2복합 재전송 상태부는 동일한 구성을 가지며, 하나의 복합 재전송 상태부와 비교할 때, 상기 <표 1>에서 도시한 바와 같이 제4상태(S4)를 더 가진다. 즉, 제1 및 제2복합 재전송 상태부는 동일한 입력에 대하여 동일한 출력을 내는 동일한 동작을 수행한다. 그러나 두 복합 재전송 상태부의 상태 진행이 동일함을 의미하지는 않는다. 즉, 하기 <표 2>와 같이 ACK/NAK Delay에 따라 사용되는 OHSM과 EHSM이 달라진다.

<115> 【표 2】

ACK_Delay (slots)	# of State Machine to use
1	1(OHSM)
2	2(OHSM, EHSM)

<116> 단말에 이를 구현할 경우 ACK/NAK DELAY가 1 슬롯인 경우와 2 슬롯인 경우를 모두 수용하기 위해서는 2개의 복합 재전송 상태부를 구비하도록 구성하며, ACK/NAK DELAY가 1 슬롯인 경우에는 하나만 동작하며, 제4상태(S4)를 가지지 않도록 구성하는 것이 바람직하다.

<117> 그러면 상기 각 상태들의 상태 천이에 대하여 도 7을 참조하여 설명한다. 도 7은 본 발명의 바람직한 실시 예에 따른 복합 재전송 제어기의 상태 천이도이다.

<118> 제1상태(S1)는 상기 <표 1>에서 상술한 바와 같이 레지스터 등의 초기화를 수행한 후 패킷 데이터 제어 채널의 복호가 완료되기를 기다리는 상태이다. 상기 도 7에서 500단계는 제1상태(S1)를 유지하며, 대기하는 상태를 도시하고 있다. 이러한 대기상태를 유지하며, 상태 기능부(335)로부터 패킷 데이터 제어 채널의 복호 종료 신호가 수신되면, 502단계에서 제2상태(S2)로 천이한다. 제2상태(S2)로 천이하면, 복합 재전송 상태부(310)는 506단계에서 제1상태(S1)에서 패킷 데이터 제어 채널의 복호된 결과를 이용하여 복조에 필요한 변조 차수, 월시 코드 등의 파라미터를 계산한다. 그리고 제2상태(S2)에서는 상기 계산된 파라미터 오류를 검사한다. 만일 상기 검사결과 파라미터 오류가 검출되면 504단계로 진행하여 파라미터에 오류가 발생하였음을 알리고, 다시 제1상태(S1)(501)로 천이한다. 이와 달리 계산된 파라미터에 오류가 발생하지 않은 경우 복합 재전송 상태부(310)는 508단계로 진행하여 올바른 패킷 데이터 채널의 파라미터를 검출하여 상태 기능부(335)로 전달한 후 제3상태(S3)로 천이한다. 또한 복합 재전송 상태부(310)는 506단계에서 파라미터의 계산 결과 수신된 메시지가 CHM/CS(Control Hold Mode/Cell Switching) 관련 제어 메시지(Signaling message)가 수신된 경우 제3상태(S3)로 천이하지 않고, 제6상태(S6)로 천이한다.

<119> 복합 재전송 상태부(310)는 제3상태(S3)로 진행하면, 512단계에서 패킷 데이터 채널의 복조를 수행한다. 이러한 복조의 제어는 상태 기능부(335)에서 제어하며, 복합 재전송 상태부(310)는 복조가 종료되기를 대기한다. 그런 후 복합 재전송 상태부(310)는 복조가 완료되면, ACK/NAK DELAY의 1 슬롯 또는 2 슬롯에 따라 다른 천이를 수행한다. 만일 ACK/NAK DELAY가 1 슬롯인 경우 516단계로 진행하여 제5상태(S5)로 천이하며, ACK/NAK DELAY가 2 슬롯인 경우 514단계로 진행하여 제4상태(S4)로 천이한다. 먼저 ACK/NAK DELAY가 2 슬롯인 경우 즉, 514단계로 진행하여 제4상태(S4)로 천이하는 경우에 대하여 살펴본다.

- <120> 제1복합 재전송 상태부 또는 제2복합 재전송 상태부는 제4상태(S4)로 천이하면, 데이터 채널 터보 복호기(430)가 자신이 아닌 다른 복합 재전송 상태부에서 사용 중이므로 대기상태를 유지한다. 다른 복합 재전송 상태부에서 데이터 채널 터보 복호기(430)의 사용이 완료되면, 제1복합 재전송 상태부 또는 제2복합 재전송 상태부는 520단계에서 제5상태(S5)로 천이한다.
- <121> 제3상태(S3) 또는 제4상태(S4)에서 제5상태(S5)로 천이가 이루어지면, 복합 재전송 상태부(310)는 522단계에서 터보 복호가 완료되기를 대기한다. 이때 터보 복호의 제어 과정은 상태 기능부(335)에서 수행한다. 그리고 상태 기능부(335)로부터 터보 복호의 완료 신호가 수신되면 복합 재전송 상태부(310)는 524단계로 진행하여 제6상태로 천이한다. 제6상태(S6)는 상술한 <표 1>에서 설명한 바와 같이 ACK/NAK를 전송하는 단계이다. 제6상태(S6)로 천이하면, 상태 기능부(335)는 응답신호 출력기(440)를 제어하여 터보 복호 결과에 따라 ACK 또는 NAK를 역방향 채널을 통해 전송한다. ACK 또는 NAK 전송이 완료되면, 상태 기능부(335)는 ACK 또는 NAK 정보의 전송 완료 신호를 복합 재전송 상태부(310)로 출력한다. 이에 따라 복합 재전송 상태부(310)는 528단계로 진행하여 제1상태(S1)를 유지한다.
- <122> 그러면 ACK/NAK DELAY에 따라 복합 재전송 상태부(310)의 동작 타이밍을 후술되는 도면을 참조하여 설명한다. 도 8은 ACK/NAK DELAY가 1 슬롯인 경우 제1 및 제2복합 재전송 상태부의 동작 타이밍도이고, 도 9는 ACK/NAK DELAY가 2 슬롯인 경우 제1 및 제2복합 재전송 상태부의 동작 타이밍도이다.
- <123> 도 8을 참조하면, ACK/NAK DELAY가 1 슬롯인 경우를 도시하고 있다. 상기 도 8에서는 K번째 패킷 데이터 제어 채널(PDCCH)의 복호 동작이 완료되면, 제1복합 재전송 상태부(OHSM)로 동작 신호가 전송된다. 그러면 제1복합 재전송 상태부(OHSM)는 K번째 신호에 응답하여 상태 천이를 제어한다. 그리고 다음 슬롯에서 다시 K+1번째 패킷 데이터 제어 채널의 복호 동작 완료

신호를 수신하면 그에 응답하여 다음 상태 천이를 제어한다. 즉, ACK/NAK DELAY가 1 슬롯인 경우 제2복합 재전송 상태부(EHSM)는 동작을 수행하지 않게 된다.

<124> 이와 달리 도 9를 참조하면, ACK/NAK DELAY가 2 슬롯인 경우를 도시하고 있다. 상기 도 9에서 K번째 패킷 데이터 제어 채널(PDCCH)의 복호 동작이 완료되면 제1복합 재전송 상태부(OHSM)로 복호 동작의 완료를 전달한다. 그러면 제1복합 재전송 상태부(OHSM)는 2 슬롯 기간동안 즉, K번째 슬롯과 K+1번째 슬롯에서 상술한 제1상태(S1) 내지 제6상태(S6)의 천이를 제어한다. 또한 상기 제1복합 재전송 상태부(OHSM)의 상태 천이 신호에 따라 각 상태의 동작을 상태 기능부(335)에서 제어하여 동작을 수행한다. 또한 K+1번째 패킷 데이터 제어 채널(PDCCH)의 복호 동작이 완료되면, 제2복합 재전송 상태부(EHSM)로 복호 동작의 완료를 전달한다. 따라서 제2복합 재전송 상태부(EHSM)는 2 슬롯 기간동안 즉, K+1번째 슬롯과 K+2번째 슬롯에서 상술한 제1상태(S1) 내지 제6상태(S6)의 천이를 제어한다. 또한 도 9에 도시한 바와 같이 K+2번째 슬롯에서 패킷 데이터 제어 채널의 신호가 수신되지 않는 경우 제1복합 재전송 상태부(OHSM)는 대기상태(IDLING)를 유지한다. 그리고 K+3번째 슬롯에서 패킷 데이터 제어 채널의 신호가 수신되는 경우 제2복합 재전송 상태부(EHSM)가 동작하게 된다. 이러한 순서에 따라 제1복합 재전송 상태부(OHSM)와 제2복합 재전송 상태부(EHSM)가 동작하게 된다.

<125> 한편 상기 도 9에서와 같이 제1복합 재전송 상태부(OHSM)와 제2복합 재전송 상태부(EHSM)가 1 슬롯의 오프셋을 가지고 동작하기 위해서는 이를 제어하기 위한 신호가 필요하게 된다. 이와 같은 신호를 출력하기 위해서는 복합 재전송 상태부(310) 또는 상태 기능부(335)에서 출력할 수가 없다. 따라서 다른 장치를 필요로 한다. 이때 입력으로 필요한 신호는 ACK/NAK DELAY에 대한 정보와 동기 신호(SYNC\_125)와 시스템 타임 클럭(SYS\_TIME\_125[0])이 된다. 상기한 입력 신호들로부터 ACK/NAK DELAY가 2 슬롯인 경우 동기 신호와 시스템 타임 클럭에 맞춰

제1복합 재전송 상태부(OHSM) 또는 제2복합 재전송 상태부(EHSM)를 선택할 수 있는 신호들(ODD\_125, EVEN\_125)를 출력한다.

<126> 도 10은 ACK/NAK DELAY가 1 슬롯인 경우 본 발명에 따른 제1 및 제2복합 재전송 상태부의 활성화 제어 타이밍도이고, 도 11은 ACK/NAK DELAY가 2 슬롯인 경우 본 발명에 따른 제1 및 제2복합 재전송 상태부의 활성화 제어 타이밍도이다. 그러면 도 10과 도 11을 참조하여 본 발명에 따른 제1 및 제2복합 재전송 상태부의 활성화 제어 타이밍을 상세히 설명한다.

<127> 상기 도 10과 도 11에서 ACK/NAK DELAY의 값과 수신(Rx)단의 슬롯 경계를 나타내는 동기 신호(SYNC\_125) 그리고 1.25ms 단위를 나타내는 시스템 타임(system time)의 LSB(Least Significant Bit)인 SYS\_TIME\_125[0]에 의해 출력형태가 결정된다. 그러면 먼저 도 10을 참조하여 설명한다. ACK\_DELAY가 1 슬롯인 경우 도시된 바와 같이 제1복합 재전송 상태부(OHSM)로 입력되는 제1상태부 선택 신호(ODD\_125)는 하이(HIGH) 상태로, 제2상태부 선택신호(EVEN\_125)는 로우(LOW) 상태로 출력된다. 이는 제1복합 재전송 상태부(OHSM)만이 상태 천이 동작을 수행하도록 하고, 제2복합 재전송 상태부(EHSM)는 상태 천이를 하지 못하도록 하기 위함이다. 따라서 시스템 타임(SYS\_TIME\_125)이 1.25ms 단위로 로우와 하이 상태를 유지하게 되며, 동기 신호(SYNC\_125) 또한 1.25ms의 슬롯 시작 위치에서 순간적으로 하이 상태를 유지하게 된다.

<128> 다음으로 도 11을 참조하여 ACK/NAK DELAY가 2 슬롯인 경우에 대하여 설명한다. 상기 도 11에 도시한 바와 같이 제1복합 재전송 상태부(OHSM)로 입력되는 제1상태부 선택신호(ODD\_125)는 1.25ms 단위로 로우 상태와 하이 상태로 교번하여 제1복합 재전송 상태부(OHSM)로 입력된다. 또한 제2복합 재전송 상태부(EHSM)로 입력되는 제2상태부 선택신호(EVEN\_125)도 1.25ms 단위로 로우 상태와 하이 상태로 교번하여 제2복합 재전송 상태부(EHSM)로 입력된다. 또한 상기 제1상태부 선택신호(ODD\_125)와 제2상태부 선택신호(EVEN\_125)는 항상 서로 다른 상태 즉, 제1

상태부 선택신호(ODD\_125)가 하이 상태인 경우 제2상태부 선택신호(EVEN\_125)가 로우로, 제1상태부 선택신호(ODD\_125)가 로우 상태인 경우 제2상태부 선택신호(EVEN\_125)가 하이로 서로 다른 상태를 출력한다. 그 외에 시스템 타임 신호 또는 동기 신호는 도 10에서 상술한 바와 같이 동일한 출력을 가지게 된다.

<129> 또한 이동통신 시스템에서 ACK/NAK DELAY는 시스템 전체의 지연 시간이 된다. 따라서 ACK/NAK DELAY가 1 슬롯인 경우 단말에서 ACK DELAY는 0라 할 수 있고, ACK/NAK DELAY가 2 슬롯인 경우 단말에서 ACK DELAY는 1이라 할 수 있다. 따라서 단말의 복합 재전송 상태부(310)의 현재 출력 상태와 상태 기능부(335)에서 신호 출력에 따라 다음 상태로의 천이는 하기 <표 3>과 같이 도시할 수 있다.

<130> 【표 3】

Current State	INPUT							NEXT STATE
	ACK_DELAY	F1_DONE	F2_DONE	F3_DONE	F4_DONE	F5_DONE	F6_DONE	
S1	X	0	X	X	X	X	X	S1
	X	1	X	X	X	X	X	S2
S2	X	X	000	X	X	X	X	S2
	X	X	001	X	X	X	X	S2
	X	X	010	X	X	X	X	S2
	X	X	011	X	X	X	X	S2
	X	X	100	X	X	X	X	S3
	X	X	101	X	X	X	X	S1
	X	X	110	X	X	X	X	S6
	X	X	111	X	X	X	X	S6
S3	0	X	X	0	X	X	X	S3
	0	X	X	1	X	X	X	S5
	1	X	X	0	X	X	X	S3
	1	X	X	1	X	X	X	S4
S4	0	X	X	X	0	X	X	NA
	0	X	X	X	1	X	X	NA
	1	X	X	X	0	X	X	S4
	1	X	X	X	1	X	X	S5
S5	X	X	X	X	X	0	X	S5
	X	X	X	X	X	1	X	S6
S6	X	X	X	X	X	X	0	S6
	X	X	X	X	X	X	1	S1

- <131>        상기 <표 3>에서 Fi는 I 상태에서 상태 기능부(335)의 출력 신호 예를 들어 F1\_DONE은 제1상태(S1)에서 상태 기능부(335)의 완료에 따른 출력 신호를 의미하고, F2\_DONE은 제2상태(S2)에서 상태 기능부(335)의 완료에 따른 출력 신호를 의미한다. 또한 상기 <표 3>에서 ACK\_DELAY는 단말에서 지연 시간을 의미하며, X로 표시된 부분은 출력 값에 관계없음(Don't Care)을 의미한다.
- <132>        도 12는 본 발명의 실시 예에 따라 ACK/NAK DELAY가 1 슬롯인 경우 제1복합 재전송 상태부의 상태 천이 타이밍도이다. 이하 도 12를 참조하여 ACK/NAK DELAY가 1 슬롯인 경우 제1복합 재전송 상태부의 상태 천이 동작에 대하여 상세히 설명한다. 또한 상기 도 12에서 상태의 표시를 (OSi)로 표시하였다. 즉, OS1은 제1상태(S1)를 의미하고, OS2는 제2상태(S2)를 의미한다. 제1복합 재전송 상태부(OHSM)에서의 상태임을 나타내기 위해 도면에는 OS1, OS2, ...의 방법으로 도시하였다.
- <133>        제1복합 재전송 상태부(OHSM)가 제1상태(S1)를 유지하고 있는 경우에 패킷 데이터 제어 채널의 신호를 수신하여 복호 동작을 수행한다. 따라서 상태 기능부(335)는 소정의 시점인 t1의 시점에서 F1\_DONE의 신호를 출력한다. 그러면 제1복합 재전송 상태부(OHSM)는 t2의 시점에서 이를 인지하고, 제2상태(S2)로 천이한다. 그리고, 상기 제2상태를 유지하는 중에 상태 기능부(335)로부터 F2\_DONE의 신호가 출력되면, 출력된 신호의 종류에 따라 제2상태(S2)를 유지하거나 제1상태(S1)로 귀환하거나 제3상태(S3) 또는 제6상태(S6)로 천이한다. 이러한 4가지 상태 천이는 상기 <표 3>에서 도시한 바와 같이 상태 기능부(335)로부터 출력되는 값에 의거하여 상태 천이가 이루어진다. 도 12에서는 가장 일반적인 상태로의 천이인 제3상태(S3)로의 천이를 도시하였고, 이에 대하여 설명하기로 한다.



<134> 제1복합 재전송 상태부(OHSM)는 제3상태(S3)로 천이하면, 상태 기능부(335)로부터 다른 신호 예를 들어 F1\_DONE 또는 F2\_DONE 등의 신호가 수신되어도 이를 무시한다. 그리고 상태 기능부(335)로부터 F3\_DONE의 신호가 출력되는가를 검출한다. 따라서 t4의 시점에서 상태 기능부(335)로부터 F3\_DONE의 신호가 출력되는 경우 상기 제1복합 재전송 상태부(OHSM)는 ACK/NAK DELAY가 1 슬롯이므로 제5상태(S5)로 천이한다. 그런 후 제1복합 재전송 상태부(OHSM)는 상태 기능부(335)로부터 F5\_DONE 신호가 수신되기를 대기한다. 상태 기능부(335)는 제5상태에서의 제어 동작이 완료되면 F5\_DONE를 출력한다. 상기 도 12에서 t5의 시점에서 F5\_DONE이 출력되고 있다. 이와 같이 F5\_DONE가 출력되면, 제1복합 재전송 상태부(OHSM)는 제6상태(S6)로 천이한다.

<135> 상기 제1복합 재전송 상태부(OHSM)는 제6상태(S6)를 유지하며, 상태 기능부(335)로부터 F6\_DONE의 신호 출력을 대기한다. 도 12에 도시한 바와 같이 F6\_DONE의 출력은 1.25ms의 시간이 완료되는 시점에 발생할 수 있다. 이와 같이 발생하는 경우에 바로 제1복합 재전송 상태부(OHSM)가 제1상태(S1)로 천이할 수 있으므로 다음 슬롯에서 동작에 영향을 미치지 않는다. 즉, 제1복합 재전송 상태부(OHSM)가 t6의 시점에서 F6\_DONE 신호를 수신하고, t7 시점에서 바로 제1상태(S1)로 천이할 수 있으므로 다음 슬롯에서 데이터 처리에 영향을 주지 않는다.

<136> 다음으로 t7 내지 t9의 시점에 대하여 설명한다. t7의 시점에서 제1복합 재전송 상태부(OHSM)는 제1상태(S1)를 유지한다. 그리고, 상태 기능부(335)로부터 t8의 시점에서 F1\_DONE의 신호를 수신하면, 제1복합 재전송 상태부(OHSM)는 제2상태(S2)로 천이한 후 상태 기능부(335)로부터 F2\_DONE 신호의 출력을 대기한다. 상태 기능부(335)는 제2상태(S2)에서의 제어를 수행하며, 제어 동작이 완료되면, F2\_DONE가 출력된다. 이때 F2\_DONE의 출력 신호가 상기 <표 3>에서 상술한 바와 같이 "101"을 출력하면, 제1상태(S1)로 귀환을 요구하는 신호이므로 제1복합

재전송 상태부(OHSM)는 제1상태(S1)로 천이하게 된다. 또한 이와 달리 제6상태(S6)로의 천이를 요구하는 "110" 또는 "111"인 경우 제1복합 재전송 상태(OHSM)는 제6상태(S6)로 천이를 수행한다.

<137> 도 13은 본 발명의 실시 예에 따라 ACK/NAK DELAY가 2 슬롯인 경우 제1복합 재전송 상태부 및 제2복합 재전송 상태부의 상태 천이 타이밍도이다. 이하 도 13을 참조하여 ACK/NAK DELAY가 2 슬롯인 경우 제1복합 재전송 상태부(OHSM)와 제2복합 재전송 상태부(EHSM)의 상태 천이 동작에 대하여 상세히 설명한다. 또한 상기 도 13에서 제1복합 재전송 상태부의 상태 표시를 OSi로 표시하였다. 즉, OS1은 제1복합 재전송 상태부의 제1상태(S1)를 의미하고, OS2는 제1복합 재전송 상태부의 제2상태(S2)를 의미한다. 제1복합 재전송 상태부(OHSM)에서의 상태임을 나타내기 위해 도면에는 OS1, OS2, ...의 방법으로 도시하였다. 또한 제2복합 재전송 상태부의 상태 표시는 EHi로 표시하였다. 즉, EH1은 제2복합 재전송 상태부의 제1상태(S1)를 의미하고, EH2는 제2복합 재전송 상태부의 제2상태(S2)를 의미한다. 이는 제2복합 재전송 상태부(EHSM)에서의 상태임을 나타내기 위해 도면에는 EH1, EH2, ...의 방법으로 도시하였다. 또한 상기 도 13에서 OFi\_DONE과 EFi\_DON의 표시는 제1복합 재전송 상태부(OHSM)로의 출력과, 제2복합 재전송 상태부(EHSM)로의 출력을 구분하기 위해 표시하였다.

<138> 제1복합 재전송 상태부(OHSM)가 제1상태(S1)를 유지하고 있는 경우에 패킷

데이터 제어 채널의 신호를 수신하여 복호 동작을 수행한다. 따라서 상태 기능부(335)가 소정의 시점인 t1의 시점에서 F1\_DONE의 신호를 출력하면, 제1복합 재전송 상태부(OHSM)는 이를 인지하고, 제2상태(S2)로 천이한다. 그리고, 제1복합 재전송 상태부(OHSM)가 상기 제2상태(S2)를 유지하는 중에 상태 기능부(335)로부터 F2\_DONE의 신호가 출력되면, 출력된 신호의 종류에 따라 제2상태(S2)를 유지하거나 제1상태(S1)로 귀환하거나 제3상태(S3) 또는 제6상태(S6)로 천이한다. 이러한 4가지 상태 천이는 상기 <표 3>에서 도시한 바와 같이 상태 기능부(335)로부터 출력되는 값에 의거하여 상태 천이가 이루어진다. 도 13에서는 가장 일반적인 상태로의 천이인 제3상태(S3)로의 천이를 도시하였고, 이에 대하여 설명하기로 한다.

<139> 제1복합 재전송 상태부(OHSM)는 제3상태(S3)로 천이하면, 상태 기능부(335)로부터 다른 신호 예를 들어 F1\_DONE 또는 F2\_DONE 등의 신호가 수신되어도 이를 무시한다. 그리고 상태 기능부(335)로부터 F3\_DONE의 신호가 출력되는가를 검출한다. 따라서 t4의 시점에서 상태 기능부(335)로부터 F3\_DONE의 신호가 출력되는 경우 상기 제1복합 재전송 상태부(OHSM)는 ACK/NAK DELAY가 2 슬롯이므로 제4상태(S5)로 천이한다. 그런 후 제1복합 재전송 상태부(OHSM)는 상태 기능부(335)로부터 F4\_DONE의 신호가 수신되는 경우 제5상태(S5)로 천이한다. 상기 제5상태는 1 슬롯인 1.25ms의 경계를 지나서 계속 수행된다. 즉, 제1복합 재전송 상태부(OHSM)는 t6의 시점인 1.25ms의 경계를 지나서 제5상태(S5)가 지속된다. 이와 같이 제5상태(S5)를 유지하면서, 제1복합 재전송 상태부(OHSM)는 F5\_DONE 신호가 수신되기를 대기한다.

<140> 한편 t6의 시점을 지난 후 다음 패킷 데이터가 수신되는 경우 t7의 시점에서 상태 기능부(335)로부터 제1상태(S1)의 완료 신호(F1\_DONE)이 출력되면 제2복합 재전송 상태부(EHSM)는 제2상태(S2)로 천이한다. 그리고, 상태 기능부(335)에 의해 제2상태(S2)가 완료되면 즉, t8 시점에서 F2\_DONE이 출력되면, 제2복합 재전송 상태부(EHSM)는 제3상태(S3)로 천이한다. 여기서

도 제2상태(S2)에서 천이 가능한 경우는 4가지 경우이다. 도 13에서는 가장 일반적인 경우인 제3상태(S3)로의 천이에 대하여 도시하였으며, 이에 대하여 설명하기로 한다.

<141> 상태 기능부(335)는 제3상태(S3)에 대한 제어를 수행하며, 제2복합 재전송 상태부(EHSM)는 제3상태(S3)를 유지하게 된다. 제3상태(S3)에 대한 제어가 완료되면, 상태 기능부(335)는 t9의 시점에서 F3\_DONE 신호를 출력한다. 그러면 제2복합 재전송 상태부(EHSM)는 제4상태(S4)로 천이한다. 제2복합 재전송 상태부(EHSM)에서 제4상태(S4)의 유지 시간은 제1복합 재전송 상태부(OHSM)에서 제5상태(S5)가 종료될 때까지이다. 즉, 상태 기능부(335)는 제1복합 재전송 상태부(OHSM)의 제5상태(S5)가 종료되는 시점인 t10의 다음 클럭에서 제2복합 재전송 상태부(EHSM)로 F4\_DONE의 신호를 출력한다. 이에 따라 제2복합 재전송 상태부(EHSM)는 t11의 시점에서 제5상태(S5)로 천이할 수 있다.

<142> 도 13은 ACK/NAK DELAY가 2 슬롯인 경우이므로 1.25ms의 2 슬롯 마지막 지점인 t13 시점에서 제6상태(S6)의 완료 신호인 F6\_DONE을 출력한다. 이에 따라 제1복합 재전송 상태부(OHSM)는 제1상태(S1)으로 천이할 수 있다.

<143> 상기 도 13의 타이밍도에서 설명한 바에 따르면, 하기와 같이 상태 기능부(335)가 구성되어야 한다.

<144> 첫째로, 제1상태(S1)를 제어하는 제1상태 처리부는 제1복합 재전송 상태부(OHSM)와 제2복합 재전송 상태부(EHSM)에 따라 2개를 가져야 한다. 왜냐하면 제1복합 재전송 상태부(OHSM)와 제2복합 재전송 상태부(EHSM)가 동시에 제1상태(S1)를 유지할 수 있기 때문이다.

<145> 둘째로, 제2상태(S2) 내지 제5상태(S5)를 제어하는 제2상태 처리부와 제3상태 처리부와 제4상태 처리부와 제5상태 처리부는 동시에 유지되는 경우가 없으므로 각각 하나의 처리부를

통해서 구성하며, 상기 출력 신호를 제1복합 재전송 상태부(OHSM)와 제2복합 재전송 상태부(EHSM)에서 처리하도록 구성할 수 있다.

<146> 셋째로, 제6상태(S6)는 이전에 상술한 바와 같이 제1복합 재전송 상태부(OHSM)와 제2복합 재전송 상태부(EHSM)가 동시에 수행할 수 있는 상태이다. 따라서 제6상태(S6)를 처리하는 제6상태 처리부는 제1복합 재전송 상태부(OHSM)와 제2복합 재전송 상태부(EHSM)에 따라 각각 수행할 수 있도록 2개로 구성되어야 한다.

<147> 즉, 상태 기능부(335)는 내부에 각 기능들을 처리하기 위해 내부에 해당하는 상태에 따른 상태 처리부를 가지며, 상기 각 상태 처리부들은 각 상태에서 처리되어야 하는 작업을 수행하도록 제어한다. 그리고, 상기 상태 처리부의 개수는 제1상태와 제6상태를 처리하는 제1상태 처리부와 제6상태 처리부가 2개씩 별도로 구성하며, 제2상태 처리부 내지 제5상태 처리부는 하나를 공통으로 사용하도록 구성한다. 따라서 상태 기능부(335)는 8개의 내부 블록으로 구성할 수 있다.

<148> 또한 상기 도 12 내지 도 13을 통해서 제5상태(S5)와 제6상태(S6)는 동시에 유지될 수 없음을 확인할 수 있다. 따라서 데이터 채널 터보 복호기(430)는 하나만으로도 ACK/NAK DELAY가 1 슬롯인 경우와 ACK/NAK DELAY가 2 슬롯인 경우에 모두 만족하게 된다.

<149> 다시 도 5를 참조하여 출력 버퍼 제어부(340)에 대하여 살펴본다. 일반적으로 고속의 데이터를 처리하는 모뎀 예를 들어 1xEV-DV 모뎀 같은 경우 터보 복호기(turbo decoder)의 출력 버퍼와 복합 재전송 제어기(Hybrid ARQ Controller) 그리고 프로세서(CPU : HOST)와의 데이터 전송에 관한 타이밍과 하드웨어 구조는 효율적인 데이터 전송을 위해 하기와 같은 몇 가지 특징을 가져야 한다. 즉, 터보 복호기(Turbo decoder)의 출력 버퍼구조는 기존 Cdma20001x 순방향 부가 채널(F-SCH : Forward Supplemental Channel)에서 사용하던 시그널 출력 버퍼(single

output buffer) 구조와는 달리 터보 복호 시간(turbo decoding time)을 늘이고 데이터의 전송 속도를 향상시키고자 아래와 같은 구조적인 특징을 가진다.

- <150>       (1) 기본적으로 이중 출력 버퍼(double output buffer) 구조를 사용한다.
- <151>       (2) 프로세서(CPU : HOST)에 전달되는 인터럽트(Interrupt) 처리부담을 줄이고자 최대 4개의 출력 프레임(output frames : decoded information blocks or Encoder Packets)을 출력 버퍼에 차례로 저장한다. 그런 후에 특정 시간 (최소 5msec) 이후 출력버퍼에 있는 모든 데이터를 한꺼번에 프로세서(CPU : HOST)로 전송할 수 있는 구조를 가진다.
- <152>       (3) 시스템에서 호 설정(Call Setup) 시에 임의로 주어지는 역 방향채널의 ACK\_DELAY (1 slot or 2 slots)의 변화에 따라 두 가지의 출력 버퍼 동작방식 중 하나를 선택하는 가변적 제어를 제공한다.
- <153>       (4) 순방향 패킷 채널(F-PDCH)은 패킷 데이터이므로 데이터의 전송이 기존의 순방향 부가 채널(F-SCH)과는 달리 비 실시간(Non real time)으로 발생할 수 있다. 단, 실시간에 유사한 서비스(near real time service)를 지원해야 하므로 가급적 빠른 데이터 전송을 지원할 수 있어야 한다.
- <154>       이를 위해서는 기존의 순방향 부가 채널(F-SCH) 출력버퍼와는 달리 가변적인 출력버퍼 읽기/쓰기(READ/WRITE) 제어기가 필요하다. 이러한 제어를 수행하는 제어기가 출력 버퍼 제어기(Output Buffer Controller : OBUFC)이다. 본 발명에서는 이런 조건들을 만족하는 출력 버퍼 제어부(340)를 복합 재전송 제어기(300)에 구비하도록 구성하였다. 즉, 본 발명에서는 상기 언급한 바와 같이 ACK\_DELAY에 따라서 상이한 전송방식을 가지는 출력 버퍼 제어부(340)를 구

비하고 이를 복합 재전송 제어기(300)의 복합 재전송 상태부(310)와 연계하여 운영하도록 한다.

<155> 도 14는 본 발명의 바람직한 실시 예에 따라 복합 재전송 제어기와 주변 장치간 제어 흐름을 도시한 도면이다. 이하 도 5 및 도 14를 참조하여 본 발명에 따른 복합 재전송 제어기와 주변 장치간 제어 흐름을 상세히 설명한다. 또한 도 14를 참조하여 설명함에 있어서, 도면에 도시한 신호 흐름의 참조부호들(1, 2, ..., 14)의 순서에 따라 설명한다.

<156> 제1과정 : 단말이 상위계층 시그널링에 의해 cdma2000 1x의 여러 물리채널 설정모드 중의 하나인 1xEV-DV를 위한 물리채널 설정모드 Radio Configuration 10 (RC-10)이 물리채널 모드로 설정되면, 상위 계층(upper layer)은 복합 재전송 제어기(300)의 동작 시작을 알리는 복합 재전송 활성화 신호(HARQC\_ACTIVE)를 전송한다.

<157> 제2과정 : 복합 재전송 제어기(300)는 활성화되면 제어 채널 복호기(410)로 제어 채널 복호기 활성화 신호(PDCCH\_DEC\_EN)를 출력하여 제어 채널 복호기(410)를 활성화 시킨다.

<158> 제3과정 : 제어 채널 복호기(410)는 활성화되면, 순방향 패킷 데이터 제어 채널(F-PDCCH)의 복호(decoding)의 신호를 수신하여 복호 동작을 수행한다. 그리고 복호가 완료되면, 동작 완료를 나타내는 제어 채널 복호 완료 신호(PDCCH\_DEC\_DONE)와 복호 관련 정보를 복합 재전송 제어기(300)로 전송한다.

<159> 제4과정 : 복합 재전송 제어기(300)는 위의 제3과정에서 제어 채널 복호기(410)로부터 수신한 정보를 이용하여 복합 재전송 제어기(300)의 다음 동작을 결정한다. 만일 상기 제어 채널 복호기(410)로부터 수신된 신호 중 맥 아이디가 자신을 지시하는 경우 즉, MAC\_ID\_OK 신호를 수신하는 경우 순방향 패킷 데이터 채널(F-PDCH)로 수신되는 순방향 패킷 데이터의 수신 동

작을 수행하기 위한 관련 정보를 생성한다. 그러나 맥 아이디가 자신을 지시하지 않는 경우 제 3과정을 반복 수행하여 자신을 지시하는 맥 아이디가 수신될 때까지 대기한다.

<160> 제5과정 : 단말에게 할당된 순방향 패킷 데이터 채널(F-PDCH)이 존재하는 경우 데이터 채널 복조기(420)로 데이터 채널 복조 활성화 신호(PDCH\_DEMOD\_EN)를 출력하여 데이터 채널 복조기(420)를 활성화 시킨다.

<161> 제6과정 : 데이터 채널 복조기(420)는 데이터 채널 복조 활성화 신호를 수신하면, 복조(demodulation) 동작과, 역 매핑(demapping) 동작과, QCTC 제거/결합(clearing/combining) 동작을 수행한다.

<162> 제7과정 : 데이터 채널 복조기(420)는 상기 제6과정의 동작이 완료되면, 데이터 채널 복조 완료 신호(PDCH\_DEMOD\_DONE)를 복합 재전송 제어기(300)로 전달한다.

<163> 제8과정 : 복합 재전송 제어기(300)는 데이터 채널 복조 동작이 완료되면, 데이터 채널 터보 복호기 활성화 신호(PDCH\_TURBO\_EN)를 데이터 채널 터보 복호기(430)로 출력하여 QCTC 버퍼에 저장된 부호 심볼들을 읽어들인다. 그런 후 복합 재전송 제어기(300)는 상기 읽어들인 부호 심볼들에 대하여 터보 복호(Turbo decoding)를 수행하도록 한다.

<164> 제9과정 : 데이터 채널 터보 복호기(430)는 복호 동작이 완료되면, 복합 재전송 제어기(300)로 터보 복호 완료 신호(PDCH\_TURBO\_DONE)를 출력한다.

<165> 제10과정 : 복합 재전송 제어기(300)는 데이터 채널 터보 복호기(430)에서 복호한 데이터를 이용하여 CRC 검사를 수행한다. 만일 복호한 데이터의 CRC 검사 결과 "BAD"인 경우 상기 데이터 채널 터보 복호기(430)의 복호 성능을 향상하기 위한 동작을 지시하고, 외부 버퍼 제어를 수행한다.



- <166> 제11과정 : 복합 재전송 제어기(300)는 복호 결과 또는 자체적인 판단에 따라 응답 신호 출력기(440)를 제어하여 역방향 응답 채널(R-ACKCH)을 통해 ACK 또는 NAK를 전송한다.
- <167> 제12과정 : 복합 재전송 제어기(300)는 순방향 패킷 데이터 채널을 통해 수신되어 최종적으로 데이터 채널 터보 복호기(430)에서 복호되어 출력 버퍼에 저장된 데이터를 상위 계층(upper layer)으로 전송하기 위한 인터럽트를 발생한다.
- <168> 제13과정 : 상위 계층(Upper layer)은 복합 재전송 제어기(300)로부터 수신된 인터럽트 신호에 응답하여 데이터 채널 터보 복호기의 출력 버퍼에 저장된 순방향 패킷 데이터를 상위 계층으로 이동시킨다.
- <169> 제14과정 : 상위 계층(Upper layer)은 데이터 채널 터보 복호기(430)의 출력 버퍼에 저장된 순방향 패킷 데이터 채널의 수신 데이터의 이동이 완료되면, 복합 재전송 제어기(300)로 순방향 패킷 데이터 채널의 수신이 완료되었음을 알린다.
- <170> 그러면 상술한 제1과정 내지 제14과정의 동작을 ACK/NAK DELAY가 1 슬롯인 경우와 ACK/NAK DELAY가 2 슬롯인 경우로 구분하여 설명한다. 먼저 ACK/NAK DELAY가 1 슬롯인 경우에 대하여 설명한다.
- <171> 데이터 채널 터보 복호기(430)는 ACK/NAK DELAY가 1 슬롯인 경우 데이터 채널 터보 복호기(430)의 동작이 매 슬롯 이전에 완료되므로 데이터 채널 터보 복호기(430)의 활성화 신호(PDCH\_TURBO\_EN)는 데이터 채널 복조기(420)의 동작 완료 신호(PDCH\_DEMOD\_DONE) 이후에 즉시 발생한다. 또한 데이터 채널 터보 복호기(430)의 복호 동작은 1 슬롯 이내에 완료한다. 즉, 데이터 채널 터보 복호기(430)의 복호 데이터에 대하여 CRC 검사 결과가 "BAD"인 경우 또는 "GOOD"인 경우 또는 최대 복호 반복 횟수 이전에 조기 종료(early stop)를 수행하는 경우 모두

최대 시간의 범위를 1 슬롯 이내로 제한한다. 그러므로 복합 재전송 제어기(300)는 데이터 채널 터보 복호기(430)의 복호 동작이 1 슬롯 이상 계속 복호 동작이 진행될 것으로 검사되면, 강제적으로 1 슬롯 경계 이전에 동작을 멈추도록 한다. 이와 같은 방법을 통해 1 슬롯 이내에 터보 복호 동작이 1 슬롯 이내에 완료되도록 한다. 이와 같이 1 슬롯 이내에 모든 복합 재전송 동작이 수행되므로, 연속된 슬롯에서 ARQ 채널의 수신이 이루어지는 복합 재전송 동작은 서로 무관하게 진행된다.

<172> 다음으로 ACK/NAK DELAY가 2 슬롯인 경우에 대하여 살펴본다.

<173> ACK/NAK DELAY가 2 슬롯인 경우에는 데이터 채널 터보 복호기(430)가 subpacket 수신 이후 첫 번째 슬롯 경계를 넘어서 두 번째 슬롯 경계 이전까지 복호(Decoding) 동작이 진행될 수 있다. 여기서 연속된 슬롯에서 ARQ 채널의 수신이 이루어질 경우가 발생하는데, 이 경우 복합 재전송 동작이 중복되어지는 시간 구간이 존재하게 된다. 이러한 중복 시간은 데이터 채널 터보 복호기(430)의 동작에만 해당되고 데이터 채널 복조기(420)의 동작과는 무관하다.

왜냐하면, 데이터 채널 복조기(420)는 패킷 데이터를 수신한 1.25ms의 슬롯 내에서 복조가 이루어지므로 다음 슬롯에 걸쳐 동작하지 않기 때문이다. 그런데 데이터 채널 터보 복호기(430)는 패킷 데이터를 수신한 채널에서 시작하여 그 다음 1.25ms 슬롯 내에서 종료가 이루어진다. 따라서 첫 번째 슬롯에서 수신된 데이터에 대하여 두 번째 슬롯에서 연속하여 터보 복호가 이루어지는 경우 두 번째 슬롯에 수신된 데이터는 첫 번째 슬롯에서 수신된 데이터의 복호가 완료될 때까지 대기한다. 그리고 첫 번째 슬롯에서 수신된 데이터에 대한 터보 복호가 완료되면 그 이후에 두 번째 슬롯에서 수신된 데이터에 대한 터보 복호를 수행하게 된다. 상기 두 번째 슬롯에서 수신된 패킷 데이터의 터보 복호도 첫 번째 슬롯에서 수신된 패킷 데이터와 마찬가지로 세 번째 슬롯까지 연속해서 수행할 수 있다.

- <174> 도 15는 본 발명의 바람직한 실시 예에 따른 복합 재전송 제어기가 데이터 수신 시의 각 상태에 따른 제어 흐름도이다. 이하 도 15를 참조하여 본 발명에 따른 복합 재전송 제어기에서 데이터 수신 시 각 상태의 제어 과정을 상세히 설명한다.
- <175> 복합 재전송 제어기(300)는 600단계에서 제1상태(S1)인 초기 상태를 유지한다. 제1상태(S1)인 상기 초기 상태에서 복합 재전송 제어기(300)는 파라미터의 초기화를 수행하며, 제어 채널 복호기(410)를 제어하여 패킷 데이터 제어 채널(PDCCH)의 복호 결과를 대기한다. 복합 재전송 제어기(300)는 이와 같이 패킷 데이터 제어 채널의 복호 결과를 대기하며, 602단계로 진행하여 제어 채널 복호기(410)로부터 패킷 데이터 제어 채널(PDCCH)의 복호 완료 신호가 수신되는가를 검사한다. 상기 602단계의 검사결과 패킷 데이터 제어 채널(PDCCH)의 복호 완료 신호가 수신되는 경우 복합 재전송 제어기(300)는 604단계로 진행하고, 패킷 데이터 제어 채널(PDCCH)의 복호가 완료되지 않은 경우 600단계를 계속 수행한다. 복합 재전송 제어기(300)는 604단계로 진행하면, 제2상태(S2)인 제어상태를 유지한다. 상기 복합 재전송 제어기(300)는 제2상태(S2)에서 순방향 패킷 데이터 채널(F-PDCH)의 복조를 위한 파라미터의 계산 및 고속 복합 재전송 프로토콜을 수행한다.
- <176> 이와 같은 동작을 수행하며, 복합 재전송 제어기(300)는 606단계로 진행하여 상기 패킷 데이터 제어 채널(PDCCH)을 통해 수신된 제어 메시지가 패킷 데이터 채널(PDCH)에 대한 제어 메시지인가를 검사한다. 상기 606단계의 검사결과 패킷 데이터 채널(PDCH)을 위한 제어 메시지가 수신된 경우 612단계로 진행하고, 그렇지 않은 경우 608단계로 진행하여 제어 유지모드 셀 스위칭(Control Hold mode, Cell switching)을 위한 메시지인가를 검사한다. 이런 동작을 복합 재전송 제어기가 수행하는 이유는 다음과 같다. 일반적으로 상위계층에서 기지국과 단말 사이에 상호 메시지전달로 제어되는 제어 유지모드(CHM)나 셀 스위칭(CS)의 동작에 관한 명령은 별

도의 제어채널을 통해서 전달되지만 신속하게 동작을 지시해야 하는 경우에 기존의 제어채널이 아닌 PDCCH를 통해서 기지국이 단말에게 이러한 명령을 전달할 수 있다. 따라서 언제 기지국이 단말에게 이러한 메시지를 보내는지 알 수 없는 상황에서 단말은 매 PDCCH 복호 때마다 이러한 상위계층 제어 메시지가 전달되었는지를 조사하고 만일 이러한 메시지가 검출되면 이를 상위계층에 신속하게 전달해야 하기 때문이다. 상기 608단계의 검사결과 제어 유지 모드 셀 스위칭을 위한 메시지가 수신된 경우 복합 재전송 제어기(300)는 610단계로 진행하여 수신된 메시지를 상위 계층(upper layer)인 맥 계층(MAC layer)으로 전달한다.

<177> 복합 재전송 제어기(300)는 606단계에서 612단계로 진행하면, 상기 604단계에서 계산한 파라미터가 발생 불가능한 파라미터가 검출되었는가를 검사한다. 상기 검사결과 발생이 불가능한 파라미터가 검출된 경우 600단계로 진행하여 제1상태(S1)로 천이하며, 그렇지 않은 경우 614단계로 진행하여 제3상태(S3)를 수행한다. 복합 재전송 제어기(300)는 614단계로 진행하면, 데이터 채널 복조기(420)를 제어하여 복조를 수행한다. 그런 후 복합 재전송 제어기(300)는 복조가 완료되면, 616단계로 진행하여 상기 데이터 채널 터보 복호기(430)가 사용중인가를 검사한다. 상기 616단계의 검사결과 데이터 채널 터보 복호기(430)가 사용중인 경우 618단계로 진행하여 제4상태(S4)인 대기상태를 유지한다. 그러나 상기 616단계의 검사결과 데이터 채널 터보 복호기(430)가 사용중이지 않은 경우는 620단계로 진행하여 제5상태(S5)인 복호 상태를 유지한다. 상기 616단계에서 618단계로 진행하는 경우는 ACK/NAK DELAY가 2 슬롯이고, 이전 슬롯에서 수신된 패킷 데이터의 터보 복호가 완료되지 않은 경우가 된다.

<178> 복합 재전송 제어기(300)는 620단계로 진행하면 데이터 채널 터보 복호기(430)를 제어하여 터보 복호를 수행한다. 복합 재전송 제어기(300)는 데이터 채널 터보 복호기(430)의 복호 동작이 완료되면, 622단계로 진행하여 제6상태(S6)를 수행한다. 제6상태(S6)는 ACK/NAK 전송하

는 단계로 복합 재전송 제어기(300)는 데이터 채널 터보 복호기(430)로부터 출력된 터보 복호 결과에 따라 역방향 채널로 ACK/NAK 전송을 제어한다. 이러한 과정이 완료되면, 복합 재전송 제어기(300)는 제1상태(S1)로 천이한다.

#### 【발명의 효과】

<179> 상술한 바와 같이 이동통신 시스템에서 물리적으로 구성된 복합 재전송 제어기를 맥 계층(MAC layer)과 물리계층 사이에 두어 상위 계층의 부하를 줄일 수 있으며, 최대 구동클럭으로 인한 CPU의 부하를 줄일 수 있고, 데이터 처리 시간을 줄일 수 있는 이점이 있다. 또한 N 채널 복합 재전송을 지원하는 경우 채널의 수에 구애받지 않으면서 ACK/NAK DELAY가 1 슬롯 또는 2 슬롯을 모두 지원할 수 있으므로 단말의 복잡도를 증가시키지 않는 이점이 있다. 또한 이를 통해 트래픽 제어 채널의 제어 정보를 빠르게 상위 계층으로 전달할 수 있는 이점이 있다.

**【특허청구범위】****【청구항 1】**

패킷 데이터 제어 채널을 통해 제어 메시지를 송신하고 패킷 데이터 채널을 통해 사용자 데이터를 전송하는 이동통신 시스템에서 상기 패킷 데이터 제어 채널의 신호를 수신하여 복호하고, 상기 패킷 데이터 채널의 신호를 수신하여 복조 및 복호하는 물리계층과, 상기 패킷 데이터 제어 채널의 신호의 복호 결과에 따라 상기 패킷 데이터 채널로 수신되는 사용자 데이터의 복조 및 복호를 제어하여 상위 계층으로 전달하는 복합 재전송 제어기를 구비하는 시스템의 상기 복합 재전송 제어기에 있어서,

상기 물리계층으로부터 수신되는 상기 패킷 데이터 제어 채널의 신호의 수신을 대기하며 파라미터들을 초기화하는 초기 상태와 상기 패킷 데이터 제어 채널의 신호를 복호하는 복호 상태와 복호 결과를 계산하는 제어 상태와 상기 패킷 데이터 채널의 복조 상태와 상기 복조된 데이터를 복호하는 복호 상태 및 복호 결과를 송신하는 응답 상태의 상태 전이를 제어하는 복합 재전송 상태부와,

상기 복합 재전송 상태부로부터 수신되는 상태에 따라 패킷 데이터 제어 채널의 복조와 패킷 데이터 채널의 복조 및 복호를 제어하는 상태 기능부를 포함함을 특징으로 하는 상기 장치.

**【청구항 2】**

제1항에 있어서,

상기 패킷 데이터 채널을 통해 수신된 데이터의 처리 경로를 제어하는 데이터 경로 처리부를 더 구비함을 특징으로 하는 상기 장치.

**【청구항 3】**

제1항에 있어서,

상기 패킷 데이터 채널을 통해 수신된 데이터의 복조 및 복호된 데이터를 저장하는 상기 물리계층의 출력 버퍼를 제어하는 출력 버퍼 제어기를 더 구비함을 특징으로 하는 상기 장치.

**【청구항 4】**

제1항에 있어서,

상기 복합 재전송 상태부가 이중화됨을 특징으로 하는 상기 장치.

**【청구항 5】**

제4항에 있어서,

ACK/NAK 지연 시간이 2 슬롯인 경우 상기 이중화된 각 복합 재전송 상태부가 패킷 데이터 채널을 통해 수신되는 데이터를 교번하여 2 슬롯동안 상기 상태 천이를 제어함을 특징으로 하는 상기 장치.

**【청구항 6】**

제5항에 있어서,

ACK/NAK 지연 시간이 2 슬롯인 경우 상기 복합 재전송 상태부는 상기 물리계층의 데이터 채널 터보 복호기의 동작 완료를 대기하는 대기상태로의 천이를 제어함을 특징으로 하는 상기 장치.

#### 【청구항 7】

제6항에 있어서, 상기 상태 기능부는,

상기 이중화된 각 복합 재전송 상태부의 상기 초기상태 시 제어를 수행하는 각 제1상태 처리부들과, 상기 복합 재전송 상태부들의 제어 상태 시 제어를 수행하는 제2상태 처리부와, 상기 복합 재전송 상태부들의 복조 상태 시 제어를 수행하는 제3상태 처리부와, 상기 복합 재전송 상태부들의 대기상태 시 제어를 수행하는 제4상태 처리부와, 상기 복합 재전송 상태부들의 복호 상태 시 제어를 수행하는 제5상태 처리부와, 상기 복합 재전송 상태부들의 응답 상태 시 제어를 수행하는 각 제6상태 처리부들을 포함함을 특징으로 하는 상기 장치.

#### 【청구항 8】

제1항에 있어서,

물리계층의 데이터 채널 터보 복호기는 하나로 구성됨을 특징으로 하는 상기 장치.

#### 【청구항 9】

패킷 데이터 제어 채널을 통해 제어 메시지를 송신하고 패킷 데이터 채널을 통해 사용자 데이터를 전송하는 이동통신 시스템에서 상기 패킷 데이터 제어 채널의 신호를 수신하여 복호



하고, 상기 패킷 데이터 채널의 신호를 수신하여 복조 및 복호하는 물리계층과, 상기 패킷 데이터 제어 채널의 신호의 복호 결과에 따라 상기 패킷 데이터 채널로 수신되는 사용자 데이터의 복조 및 복호를 제어하여 상위 계층으로 전달하는 복합 재전송 제어기를 구비하는 시스템에서 상기 복합 재전송 제어기의 제어 방법에 있어서,

    파라미터들을 초기화하고 상기 패킷 데이터 제어 채널의 신호의 수신 시 이를 복조하는 패킷 데이터 제어 채널의 복조 과정과,

    상기 패킷 데이터 제어 채널의 복조 결과에 따라 패킷 데이터 제어 채널의 파라미터를 계산하고, 고속 복합 재전송 프로토콜을 수행하는 복합 재전송 제어 과정과,

    상기 복합 재전송 제어 과정에서 계산된 파라미터에 따라 상기 패킷 데이터 채널로 수신된 신호를 복조하는 복조 과정과,

    상기 복조된 데이터를 상기 복합 재전송 제어 과정에서 계산된 파라미터에 따라 터보 복호하는 터보 복호 과정과,

    상기 터보 복호된 데이터의 오류 검사 결과를 전송하는 응답 신호 전송 과정을 포함함을 특징으로 하는 상기 방법.

#### 【청구항 10】

제9항에 있어서,

    상기 복합 재전송 제어 과정에서 계산한 파라미터가 발생 불가능한 파라미터인 경우 이후 상태를 수행하지 않고 상기 패킷 데이터 제어 채널의 복조 과정으로 천이하는 과정을 더 구

비함을 특징으로 하는 상기 방법.

【청구항 11】

제10항에 있어서,

상기 복합 재전송 제어 과정에서 계산한 파라미터가 발생 불가능한 파라미터인 경우 상기 파라미터가 제어 유지 모드 셀 스위칭을 위한 메시지인가를 검사하는 과정과,

상기 파라미터가 제어 유지 모드 셀 스위칭을 위한 메시지인 경우 상기 메시지를 상기 상위 계층으로 전달하는 과정을 더 포함함을 특징으로 하는 상기 방법.

【청구항 12】

제11항에 있어서,

상기 파라미터가 제어 유지 모드 셀 스위칭을 위한 메시지가 아닌 경우 상기 초기 상태로 천이하는 과정을 더 포함함을 특징으로 하는 상기 방법.

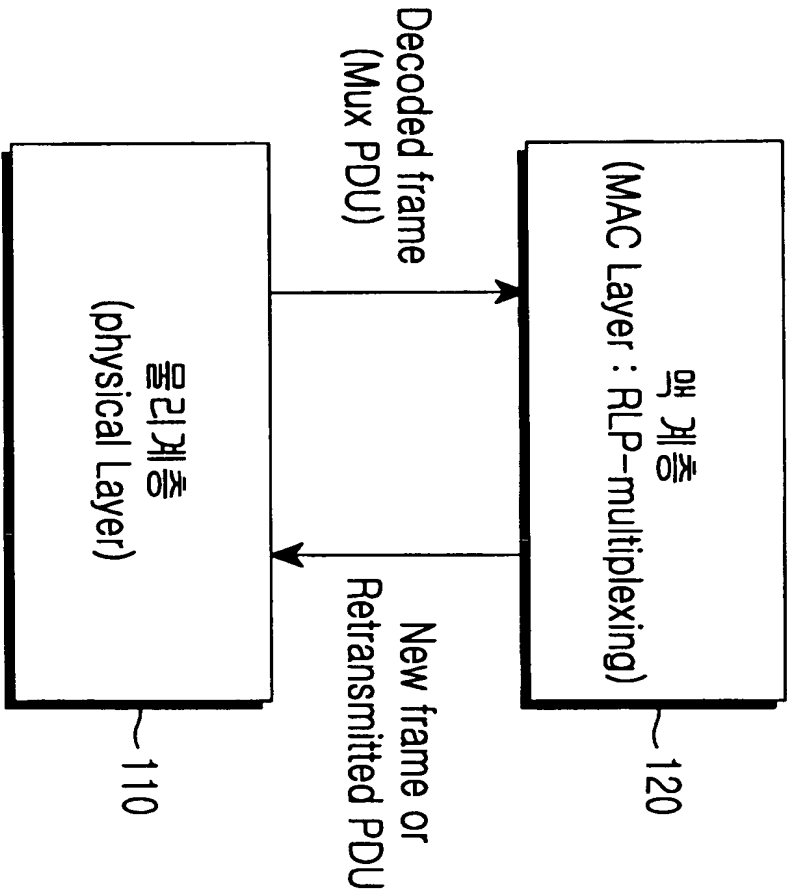
【청구항 13】

제9항에 있어서,

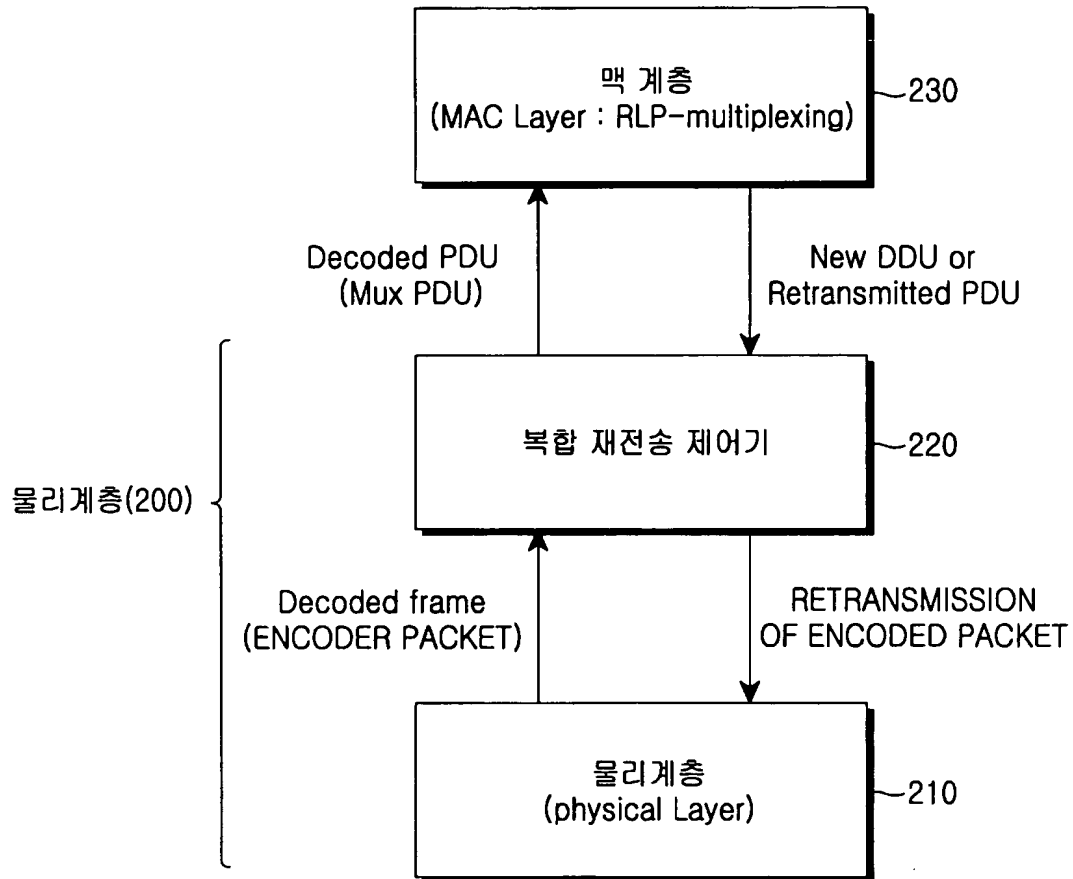
상기 복조 과정 후 상기 물리계층의 데이터 채널 터보 복호기가 사용중인 경우 상기 데이터 채널 터보 복호기의 사용이 종료될 때까지 대기한 후 상기 터보 복호 과정으로 진행하는 과정을 더 구비함을 특징으로 하는 상기 방법.

【도면】

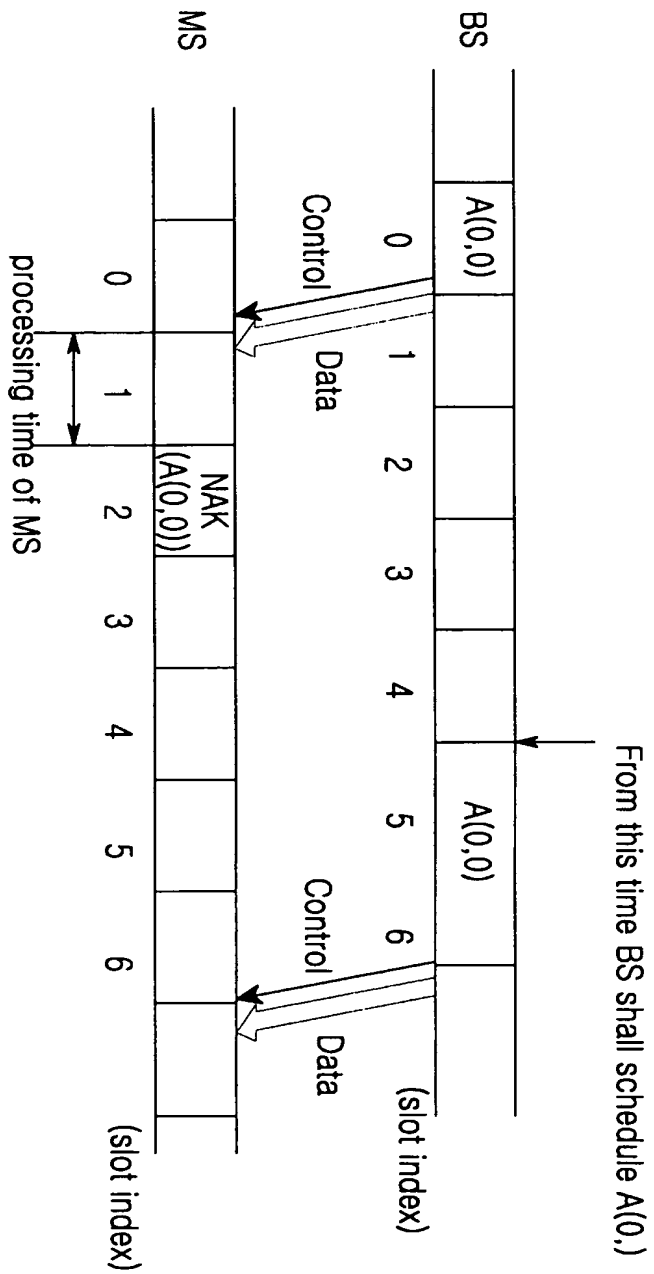
【도 1】



【도 2】

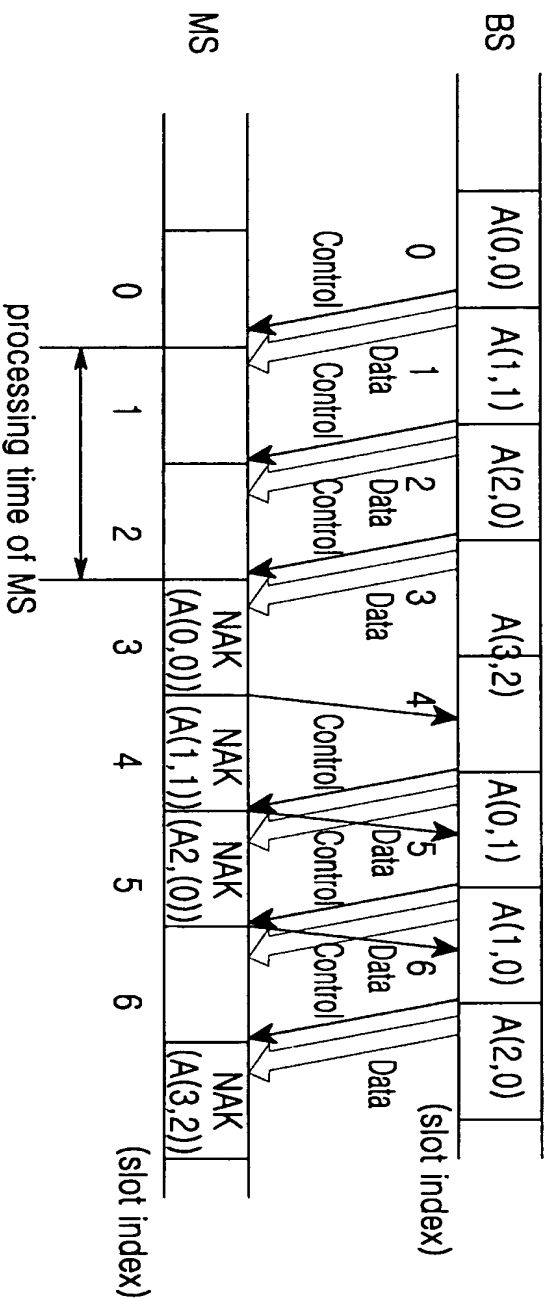


【도 3】



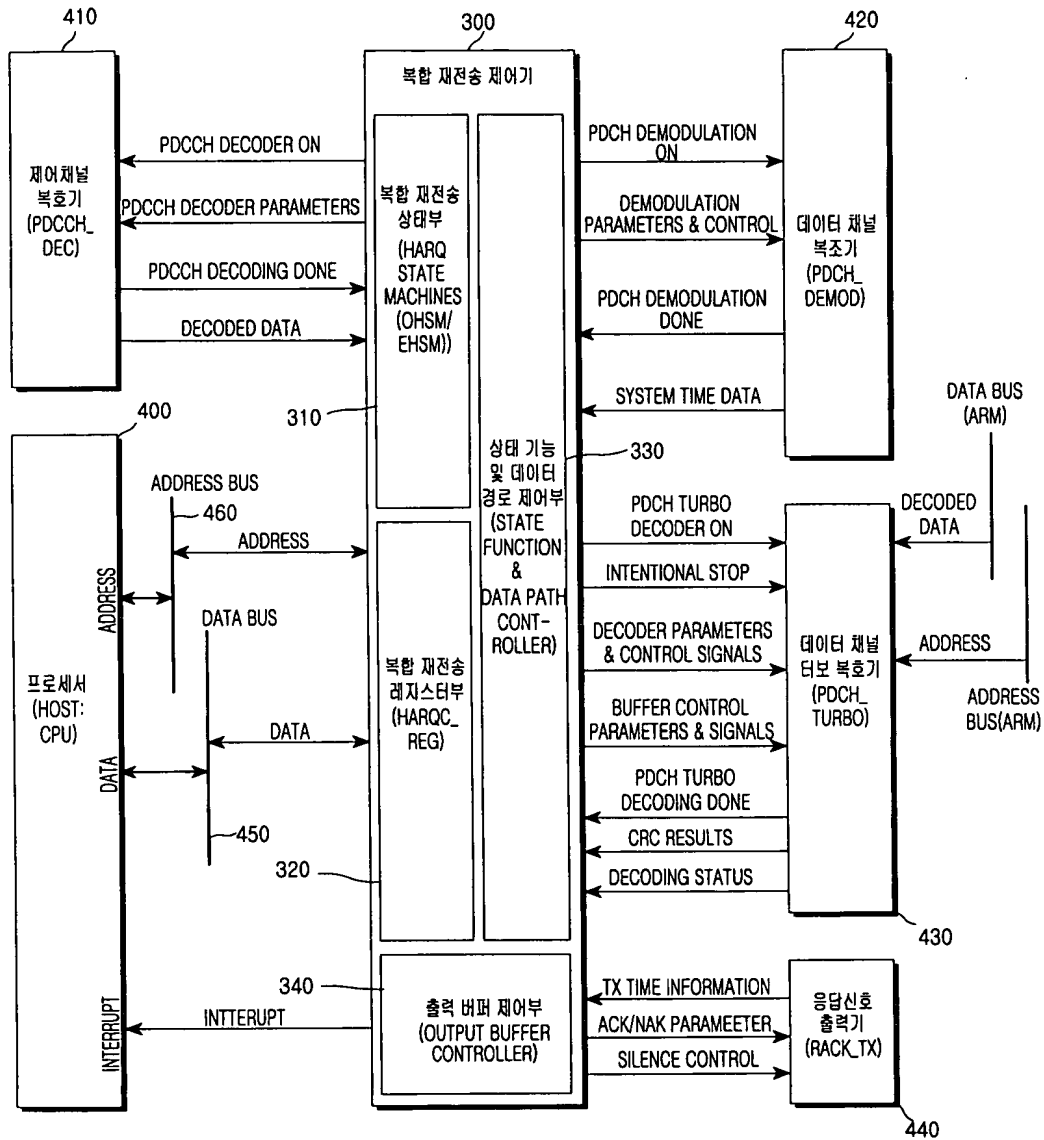
A(x,y)=Mobile station 'A'  
ARQ instance(ACID)'x'  
Subpacket ID(SPID)'y'

【도 4】

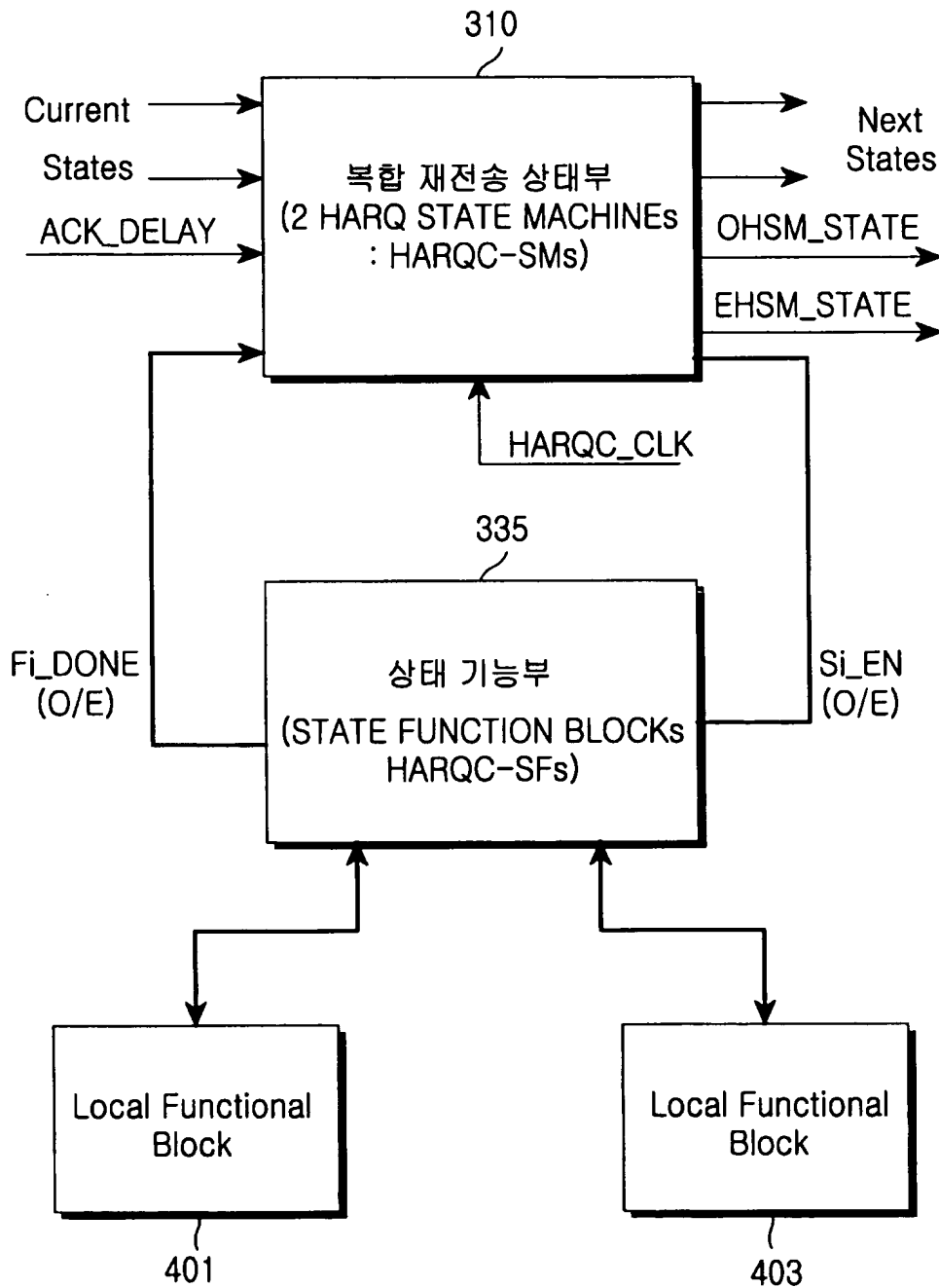


A(x,y)=Mobile station 'A'  
APRQ instance(ACID)'x'  
Subpacket ID(SPID)'y'

【도 5】



【도 6】



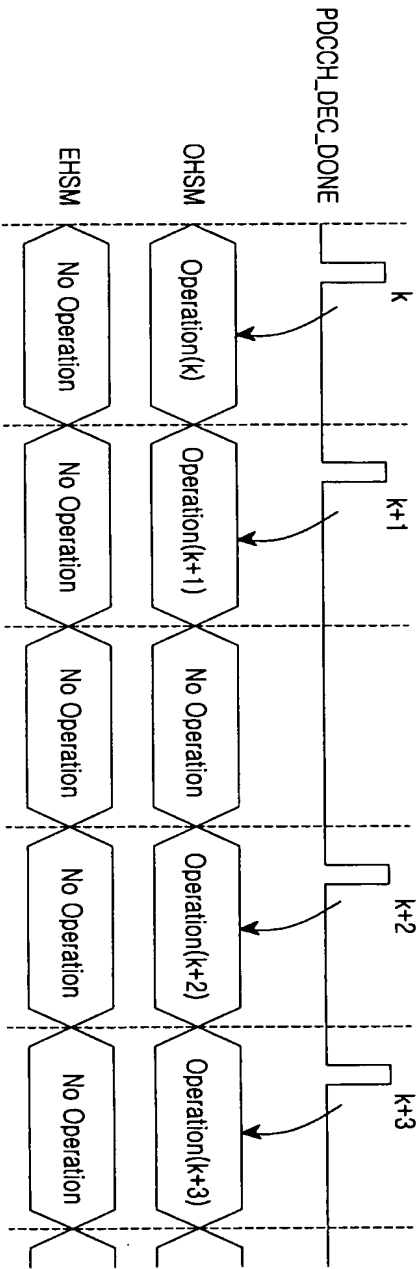


```

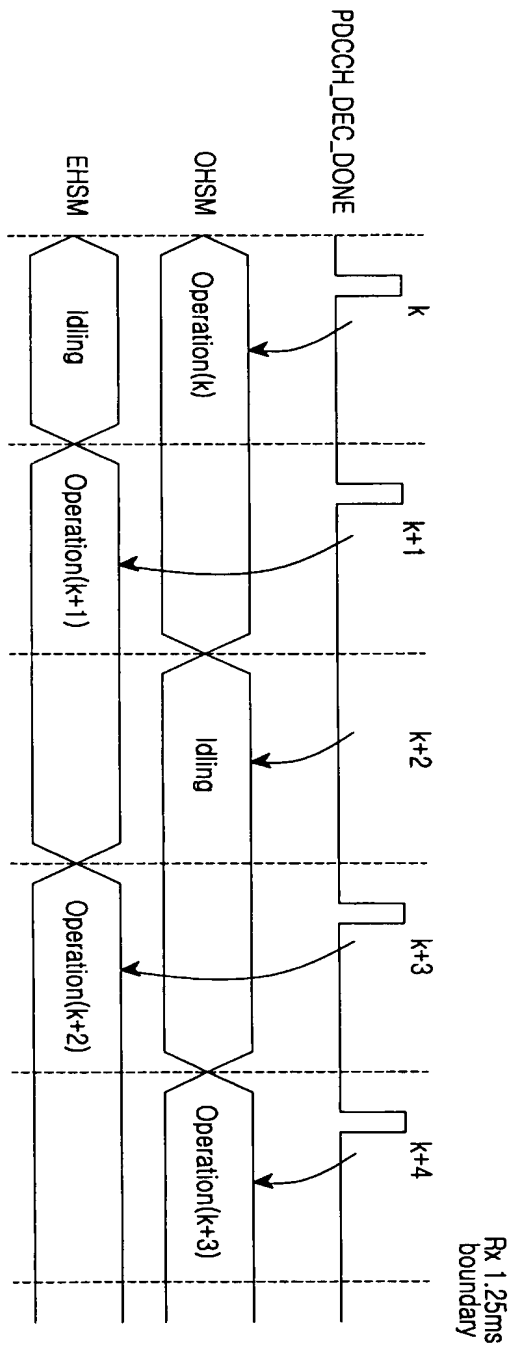
sequenceDiagram
    participant S1 as S1/S1_EN=1
    participant S2 as S2/S2_EN=1
    participant S3 as S3/S3_EN=1
    participant S4 as S4/S4_EN=1
    participant S5 as S5/S5_EN=1
    participant S6 as S6/S6_EN=1

    S1 --> S2 : PDCCH DECODING 종료/결과 전달 (502)
    S2 --> S1 : 패러미터 오류발생 (504)
    S2 --> S3 : CHM/CS 관련 제어메시지 (Signaling message) 검출 (508)
    S3 --> S2 : TURBO DECODER에 복호를 위한 데이터 전송 (510)
    S3 --> S4 : TURBO DECODER 사용 중이므로 대기상태 돌입 (514)
    S4 --> S5 : TURBO DECODING 수행중 (518)
    S5 --> S4 : 대기상태 종료 (520)
    S5 --> S6 : TURBO DECODING 완료 (524)
    S6 --> S5 : TURBO DECODING 수행중 (522)
    S6 --> S1 : ACK/NAK 전송완료 (528)
    S6 --> S6 : ACK/NAK 전송중 (526)
  
```

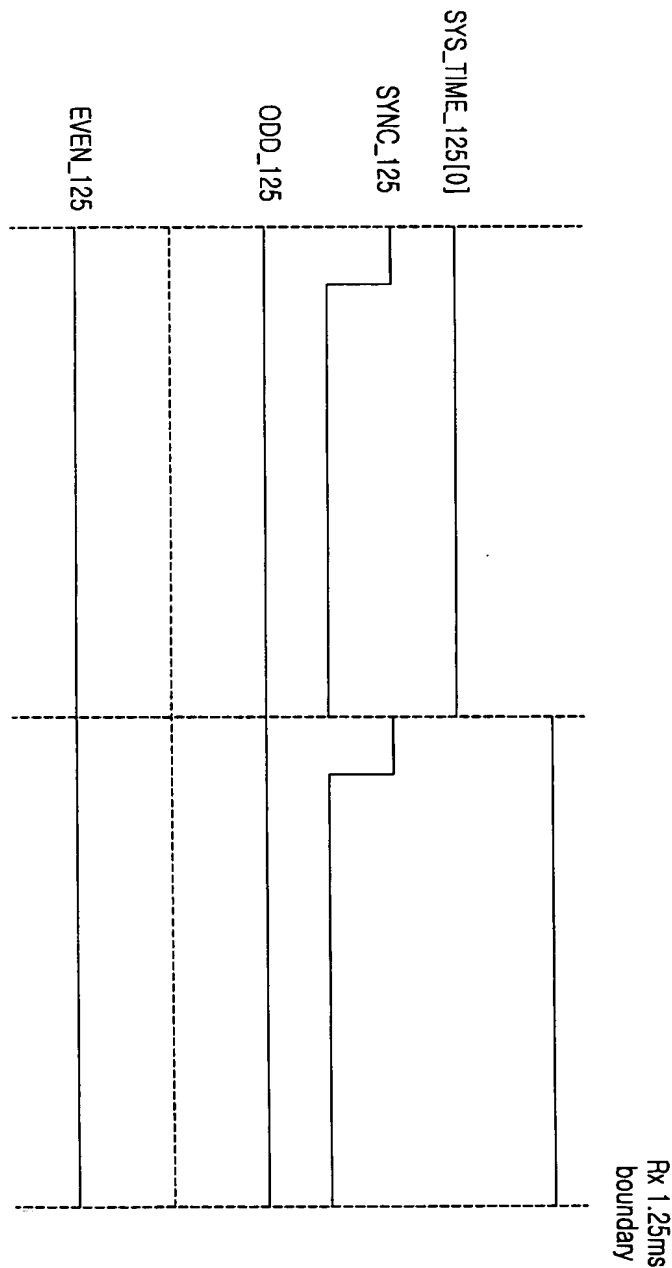
【도 8】



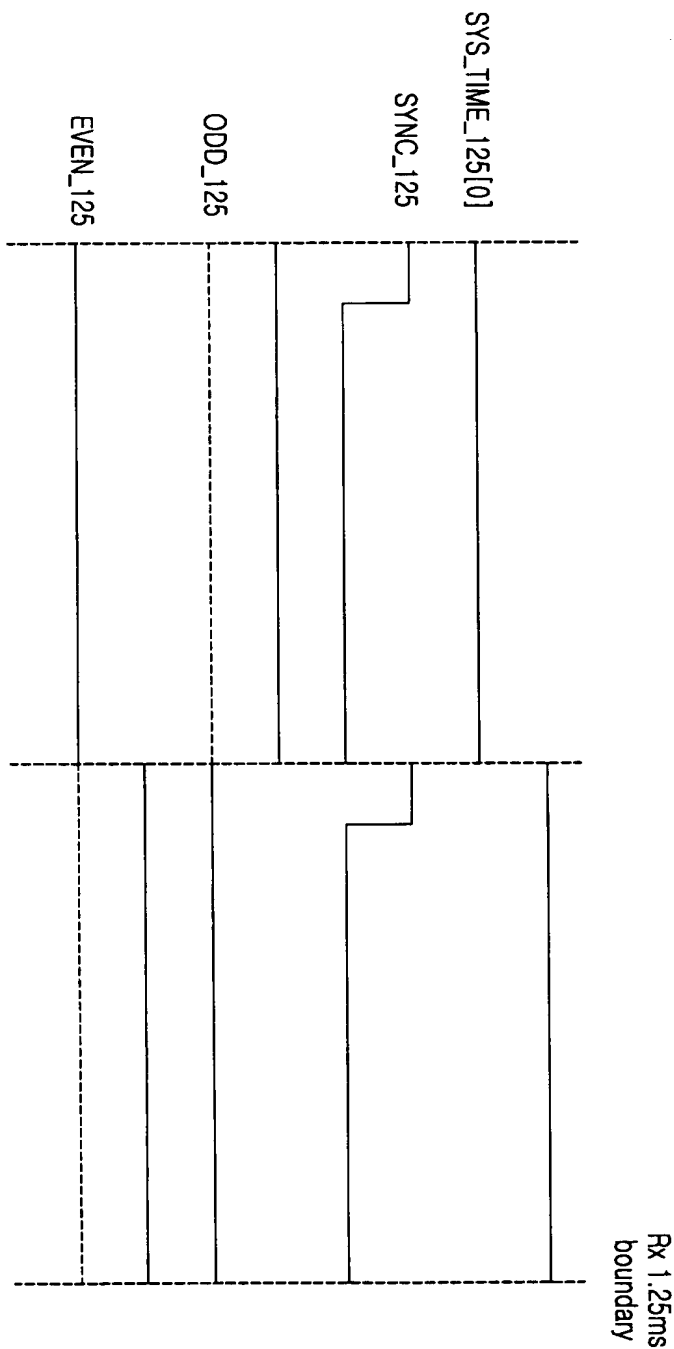
【도 9】



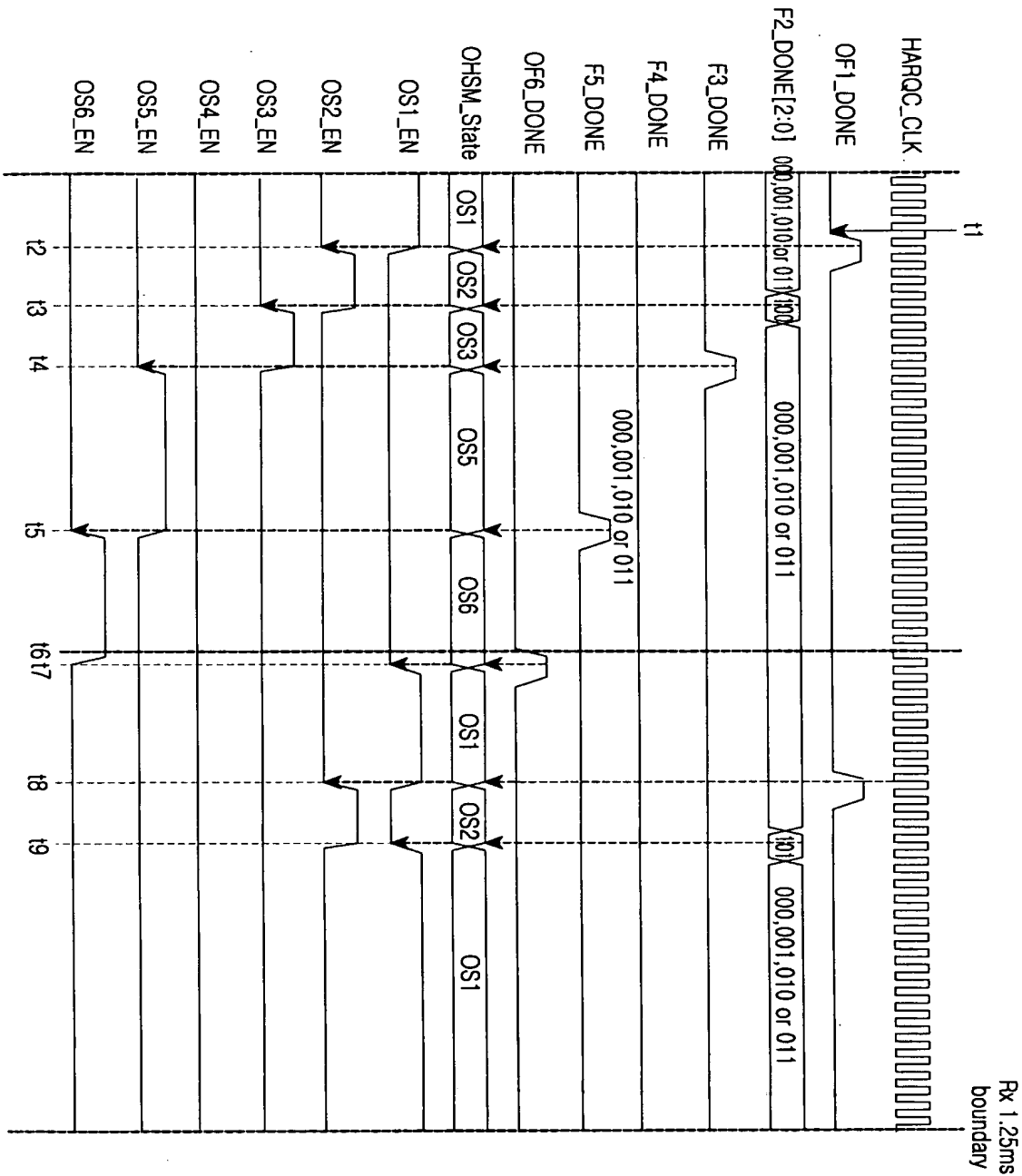
【도 10】



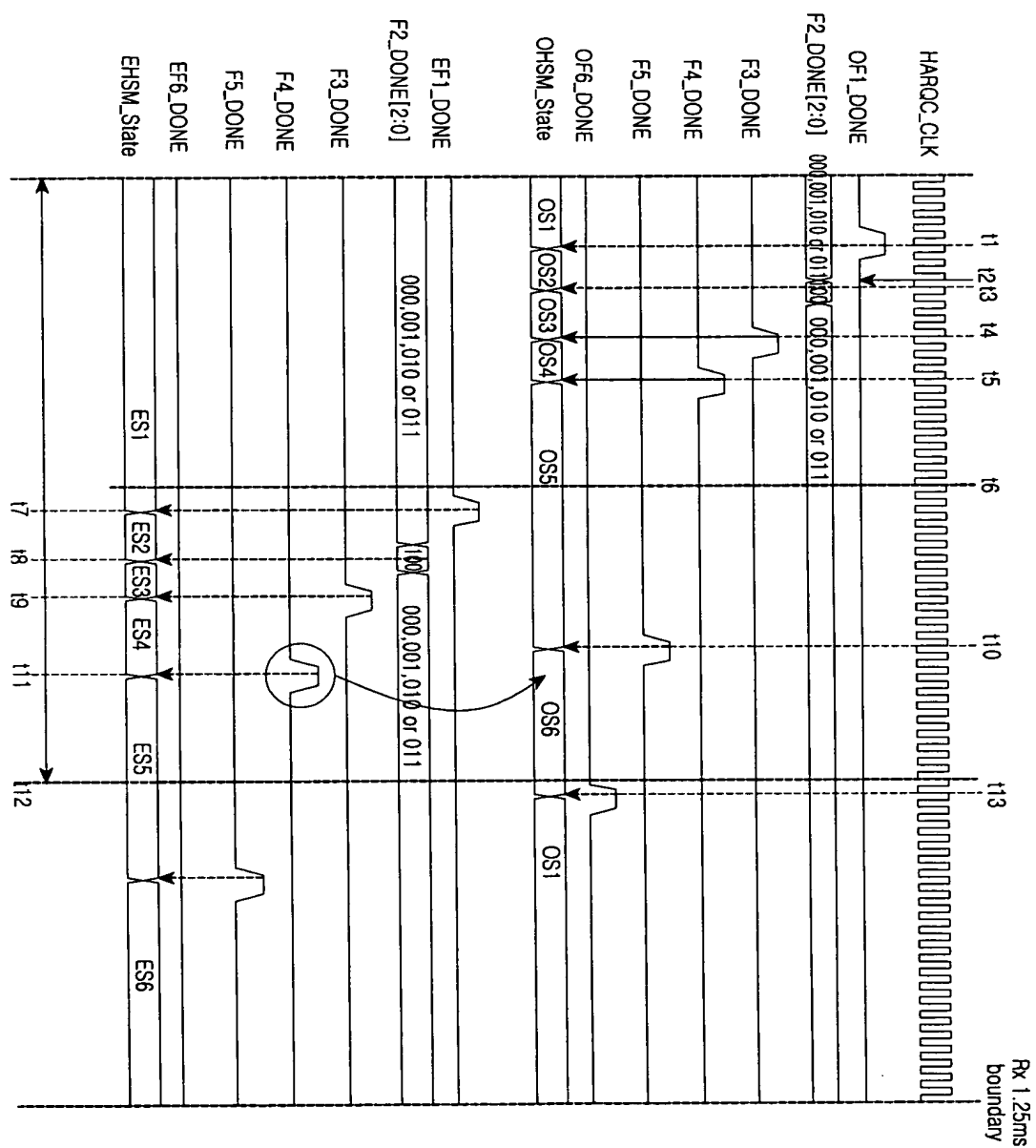
【도 11】



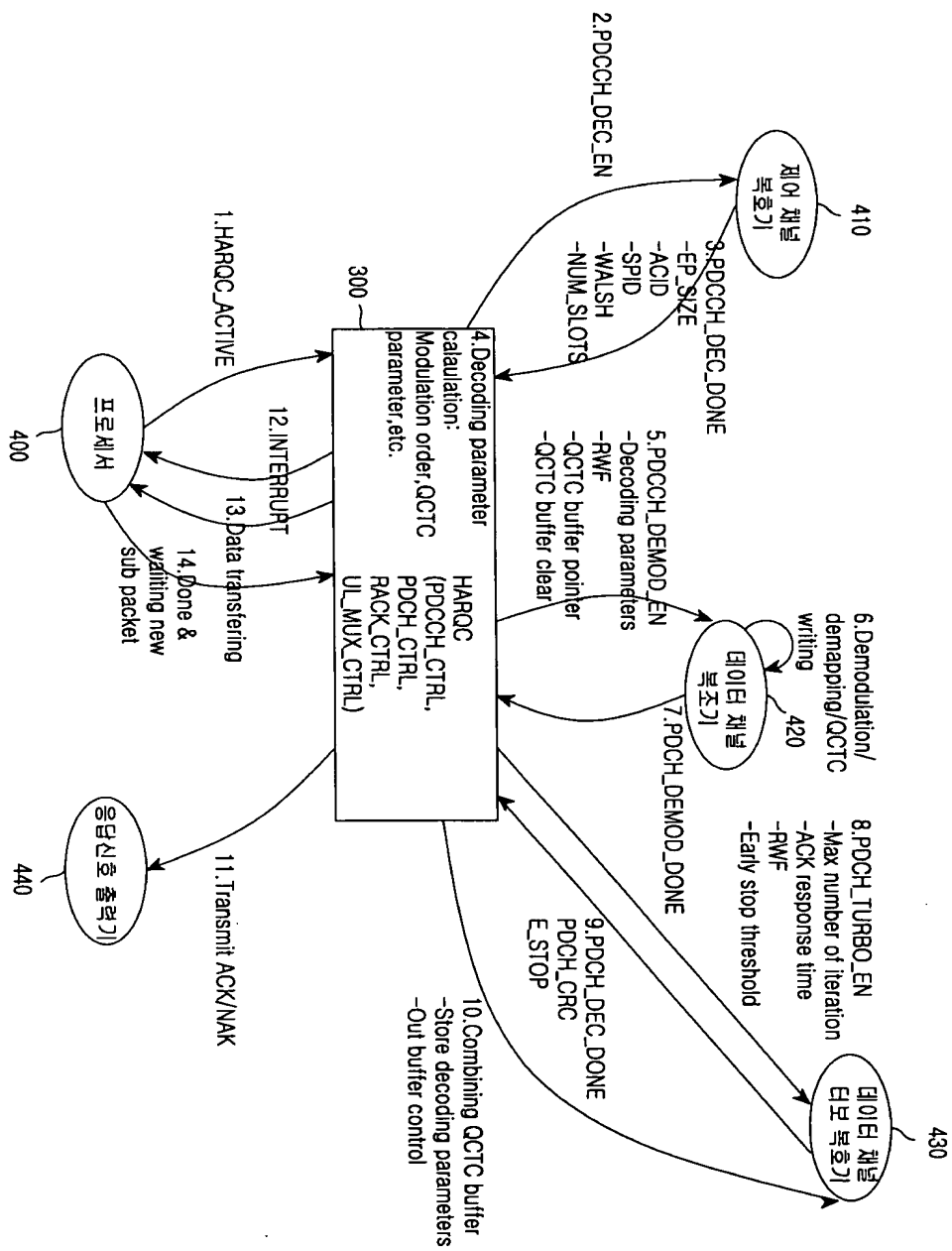
【도 12】



【도 13】



【도 14】





【도 15】

